

# INSTYTUT ELEKTRONIKI POLITECHNIKI ŚLĄSKIEJ

Zakład Układów Cyfrowych i Mikroprocesorowych

## LABORATORIUM MIKROPROCESORÓW

### **Ćwiczenie:**

Stanowisko laboratoryjne do sprzętowego projektowania  
systemów mikroprocesorowych

GLIWICE 1998

## **SPIS TREŚCI**

<b>1. Budowa stanowiska laboratoryjnego.....</b>	<b>3</b>
1.1 Opis ogólny .....	3
1.2 Architektura stanowiska .....	3
1.1.1 Mikrokontroler 8031 .....	4
1.1.2 Programowalny układ wejścia/wyjścia 8255 .....	5
1.1.3. Pamięć programu .....	6
1.1.4 Pamięć danych .....	7
1.1.5 Układy wejścia/wyjścia .....	7
1.1.6 Układy pomocnicze .....	11
<b>2. Przykładowe konfiguracje systemu mikroprocesorowego .....</b>	<b>17</b>
2.1 Współpraca mikroprocesora z pamięcią programu i danych .....	17
2.2 Sprzęganie układów peryferyjnych z systemem mikroprocesorowym .....	21
2.3 Obsługa urządzeń wejścia/wyjścia .....	25
2.3.1 Klawiatura .....	25
2.3.2 Wskaźniki diodowe .....	27
2.3.3 Wyświetlacze siedmiosegmentowe .....	28
2.3.4 Wyświetlacze matrycowe .....	34
<b>3. Instrukcja obsługi .....</b>	<b>36</b>
<b>4. Opis ćwiczenia laboratoryjnego .....</b>	<b>39</b>
4.1 Cel ćwiczenia .....	39
4.2 Propozycje zadań .....	39

## **1. Budowa stanowiska laboratoryjnego**

### **1.1 Opis ogólny**

Stanowisko laboratoryjne jest urządzeniem spełniającym funkcję układu uruchomieniowego systemów mikroprocesorowych opartych na mikroprocesorze 8031(wersja rodziny MCS-51). Umożliwia konfigurowanie podstawowych układów i elementów wchodzących w skład systemu mikroprocesorowego, oraz tworzenie i testowanie oprogramowania. Zapewnia swobodne wykorzystanie zasobów sprzętowych i dostęp użytkownika praktycznie do wszystkich wyprowadzeń układów.

Wbudowany symulator pamięci EPROM upraszcza proces zapisu programu do pamięci programu. Dzięki temu możliwe jest szybkie zapisywanie i modyfikacja pamięci programu z poziomu komputera PC w trakcie projektowania systemu.

System bazuje na standardowych układach omawianych na wykładach z przedmiotów Systemy Mikroprocesorowe i Projektowanie Układów Cyfrowych.

### **1.2 Architektura stanowiska**

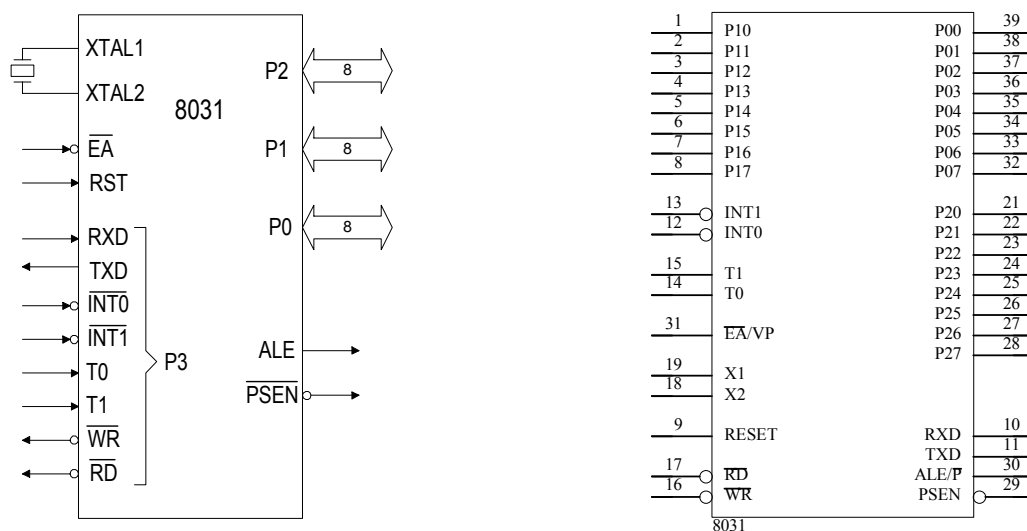
Na płycie czołowej stanowiska umieszczono symbole układów i elementów, które mogą być wykorzystane przy konstruowaniu systemów mikroprocesorowych. Wszystkie zastosowane układy mają wyprowadzenia zgodne z ich schematami ideowymi.

Przy projektowaniu płyty czołowej stanowiska wyodrębniono następujące bloki:

- mikroprocesor 8031
- programowany układ wejścia/wyjścia 8255
- pamięć programu (symulator pamięci EPROM)
- pamięci RAM o różnej organizacji
- układy we/wy (klawiatura, wskaźniki diodowe, wskaźniki 7-segmentowe, wyświetlacze matrycowe)
- układy pomocnicze (bramki, dekodery, rejestry zatrząskowe, zadajniki testowe)

### 1.2.1 Mikrokontroler 8031.

Projektowany system mikroprocesorowy oparty jest na mikrokontrolerze 8031 należącym do serii MCS 51. Układ 8031 jest jednokładowym 8-bitowym mikrokomputerem bez pamięci programu.



Rys. 1.1. Symbol logiczny i wyprowadzenia układu 8031.

Opis sygnałów zewnętrznych mikrokontrolera:

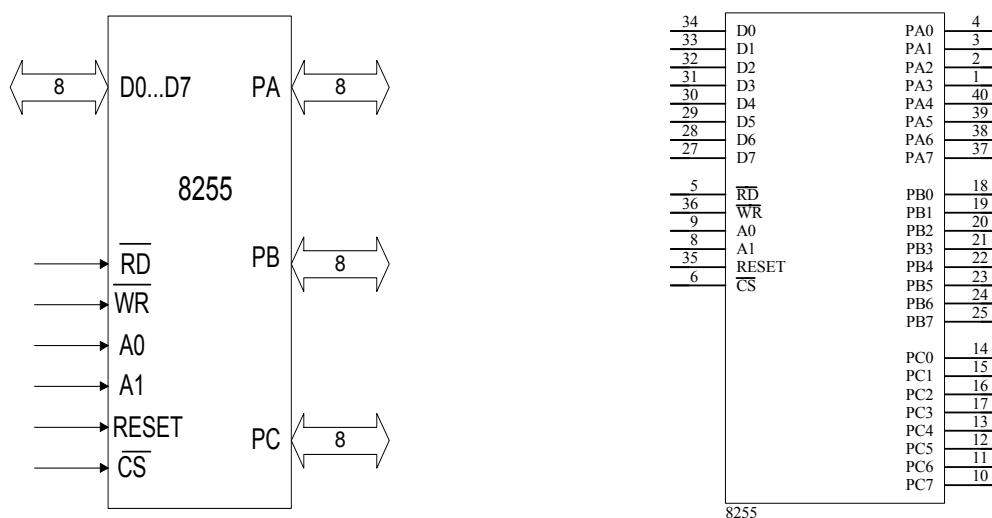
- P0.0...P0.7 - 8-bitowy, dwukierunkowy port we/wy przy pracy z pamięcią zewnętrzną multipleksuje dane i młodszy bajt adresu
- P1.0...P1.7 - 8-bitowy port we/wy
- P2.0...P2.1 - 8-bitowy port we/wy przy pracy z zewnętrzną pamięcią programu przekazuje bardziej znaczącą część adresu
- P3.0...P3.7 - 8-bitowy port we/wy; funkcje dodatkowe poszczególnych bitów:
  - P3.0 - RXD - wejście szeregowe
  - P3.1 - TXD - wyjście szeregowe
  - P3.2 -  $\overline{\text{INT0}}$  - wejście przerw zewnętrznych
  - P3.3 -  $\overline{\text{INT1}}$  - wejście przerw zewnętrznych
  - P3.4 - T0 - wejście zegarowe układu czasowo-licznikowego
  - P3.5 - T1 - wejście zegarowe układu czasowo-licznikowego
  - P3.6 -  $\overline{\text{WR}}$  - wyjście sterujące (zapis do zewnętrznej pamięci danych)
  - P3.7 -  $\overline{\text{RD}}$  - wyjście sterujące (odczyt z zewnętrznej pamięci danych)
- $\overline{\text{PSEN}}$  - (ang. program store enable) sygnał wyboru zewnętrznej pamięci programu
- ALE - (ang. address latch enable) przy pracy z zewnętrzną pamięcią sygnał strobujujący adres wysyłany przez port P0
- RST - (ang. reset) wejście sygnału zerującego
- $\overline{\text{EA}}$  - (ang. external access) wejście wymuszające pobieranie wszystkich rozkazów z zewnętrznej pamięci programu
- XTAL1, XTAL2 - wejścia do dołączenia rezonatora kwarcowego

Wybrane parametry dynamiczne wynikające z zastosowaniu generatora kwarcowego 2 MHz.

Parametr	Wielkość	Jednostka
Rezonator kwarcowy $f_{XTAL}$	2	MHz
Okres zegara $t_C=1/ f_{XTAL}$	500	ns
Czas cyklu maszynowego $t_{CY}=12 t_C$	6	$\mu s$

### 1.2.2 Programowalny układ do współpracy z urządzeniami zewnętrznymi 8255.

Układ 8255 jest programowalnym układem we/wy do współpracy z urządzeniami peryferyjnymi (ang. Programmable Peripheral Interface - PPI) zaprojektowany dla użycia w systemach mikroprocesorowych. Jego funkcją jest zapewnienie dostępu urządzeniom zewnętrznym do magistrali danych systemu mikroprocesorowego. Układ 8255 jest konfigurowany poprzez oprogramowanie systemowe co umożliwia zmianę kierunku i trybu transmisji z urządzeniami we/wy z poziomu programu.



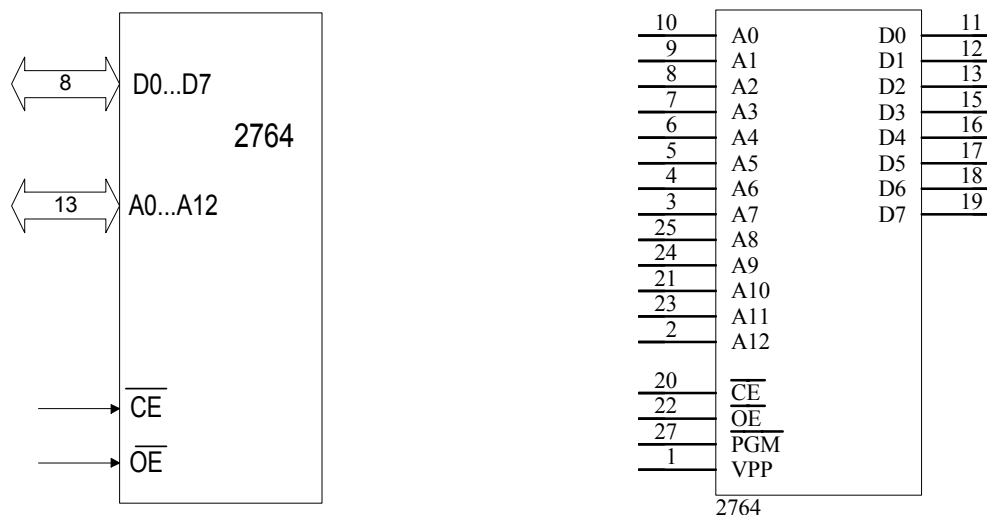
Rys.1.2. Symbol logiczny i wyprowadzenia zewnętrzne układu 8255.

Znaczenie sygnałów interfejsowych:

- $\overline{CE}$  - wybór układu (ang. Chip Select) - niski poziom sygnału na tym wejściu uaktywnia układ 8255
- $\overline{RD}$  - odczyt. (ang Read) - niski poziom sygnału na tym wejściu pozwala wysłać układowi 8255 dane lub słowo stanu do mikroprocesora za pomocą magistrali danych.
- $\overline{WR}$  - zapis (ang. Write) - niski poziom sygnału na tym wejściu pozwala mikroprocesorowi wpisać dane lub słowo sterujące do układu 8255.
- A0 i A1 - wejścia adresowe - sygnały te wraz z sygnałami  $\overline{RD}$  i  $\overline{WR}$  sterują dostępem do jednego z trzech kanałów lub do rejestru słowa sterującego. Są one zazwyczaj dołączone do najmniej znaczących bitów magistrali adresowej.
- RESET - zerowanie elementu - wysoki poziom sygnału na tym wejściu zeruje rejestr sterujący i ustawia wszystkie kanały jako kanały wejściowe.

### 1.2.3 Pamięć programu

W projekcie zastosowano symulator pamięci programu. Pamięć programu jest zastąpiona przez układ symulatora opartego na mikrokontrolerze 8031 współpracującym z komputerem PC i wpisującym program do pamięci RAM 8k×8. Pamięć ta jest wyprowadzona na płytę czołową stanowiska jako pamięć EPROM 8k×8. W procesie projektowania systemu mikroprocesorowego użytkownik ma więc dostęp do pamięci EPROM (zgodność wyprowadzeń układu pamięci 2764). Takie rozwiązanie daje możliwość szybkiego zmieniania zawartości pamięci programu z poziomu komputera PC bez konieczności żmudnego kasowania i programowania pamięci EPROM.



Rys. 1.3. Symbol logiczny i wyprowadzenia układu.

Opis sygnałów interfejsowych:

A0...A12 - linie adresowe (ang. address)

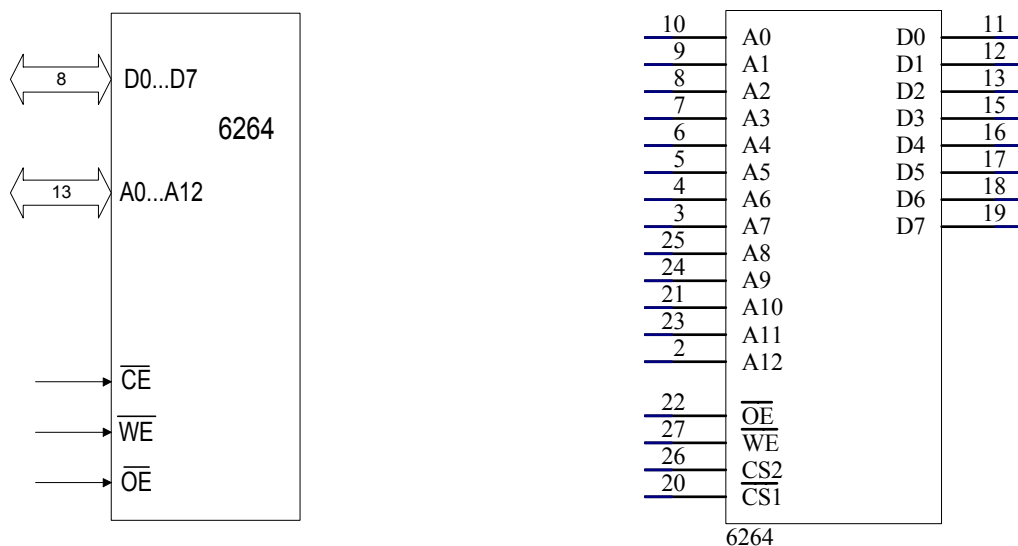
D0...D7 - dwukierunkowe linie danych (ang. data)

$\overline{CE}$  - sygnał wyboru elementu (ang. chip enable)

$\overline{OE}$  - sygnał otwarcia bramek wyjściowych na dwukierunkowych liniach danych (ang. output enable)

### 1.2.4 Pamięć danych

Na stanowisku laboratoryjnym zastosowano następujące układy pamięci: pamięć o organizacji 8k×8 i dwa układy pamięci 2k×8. Są to pamięci statyczne ze wspólnymi wejściami i wyjściami.



Rys. 1.4. Symbol logiczny i wyprowadzenia układu 8k×8.

Znaczenie poszczególnych sygnałów:

A0...A12- linie adresowe (ang. address)

D0...D7 - dwukierunkowe linie danych (ang. data)

$\overline{CE}$  - sygnał wyboru elementu (ang. chip enable), wykorzystano wejście  $\overline{CE} 1$

$\overline{WE}$  - sygnał zapisu do pamięci (ang. write enable)

$\overline{OE}$  - sygnał otwarcia bramek wyjściowych na dwukierunkowych liniach danych (ang. output enable)

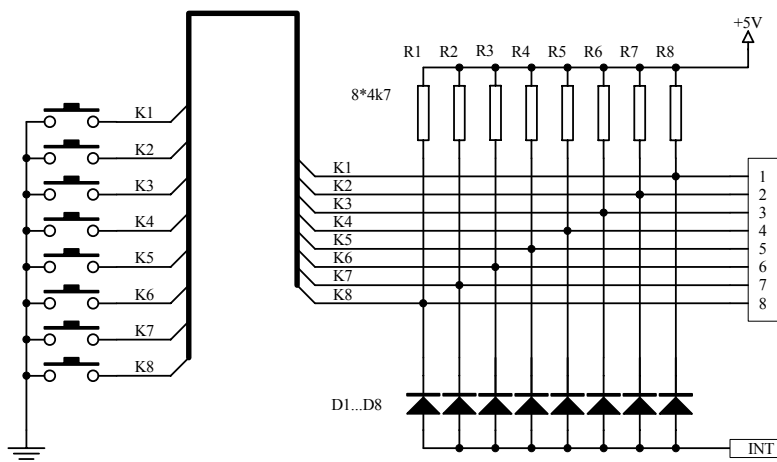
Obciążalność układu: równowartość pięciu wejść TTL LS ( $I_{OL} = 2,1mA$ )

Układ pamięci 2k×8 różni się od powyżej opisanego jedynie pojemnością - specyfikacja wyprowadzeń analogiczna jak powyżej

### 1.2.5 Układy wejścia/wyjścia

#### Układ klawiatury

Na stanowisku zastosowano ośmioprzyciskowy układ klawiatury (rys 1.5.). Stanem aktywnym oznaczającym naciśnięcie przycisku jest stan niski. Rezystory R1...R8 ustalają stan wysoki na wyjściach gdy przyciski nie są używane. Diody D1...D8 stanowią wraz z rezystorem wewnętrznym wejścia INT0 wielowejściową bramkę NAND. Naciśnięcie jednego z przycisków klawiatury generuje stan niski na wyjściu INT.



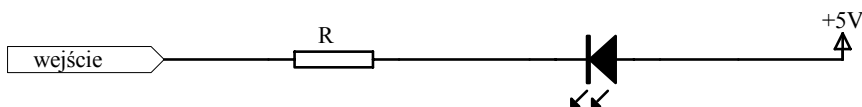
Rys 1.5. Układ klawiatury wchodzący w skład stanowiska

*Wskaźniki diodowe*

Diody LED są najprostszym urządzeniem wyjściowym wykorzystywanym w systemach mikroprocesorowych sygnalizacji stanu wyjścia układów i elementów.

Pojedyncze diody świecące mogą być sterowane bezpośrednio z wyjść układów TTL.

Najczęściej stosowaną metoda jest dołączenie diody w konfiguracji z rys. 1.6 (anoda diody dołączana jest do napięcia 5V natomiast katoda poprzez rezystor ograniczający wartość prądu dołączana jest do wyjścia układu).

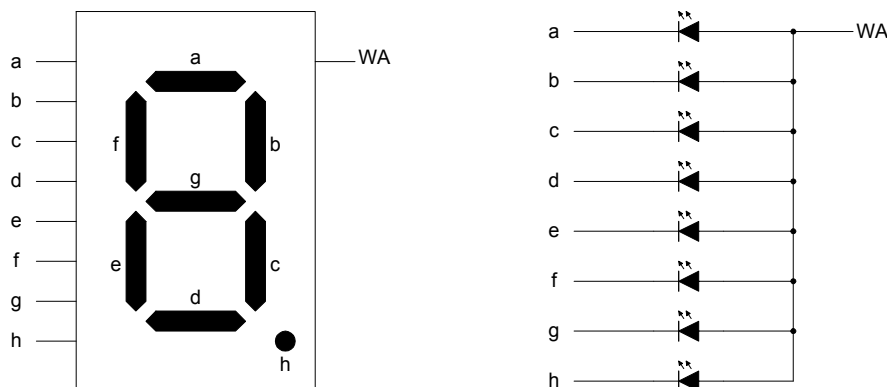


Rys.1.6. Układ pojedynczej diody LED zastosowany na płycie czołowej stanowiska.

Na stanowisku umieszczono 16 diod świecących z rezystorem ograniczającym zgrupowanych w linijkę diodową.

*Wyświetlacz siedmiosegmentowy*

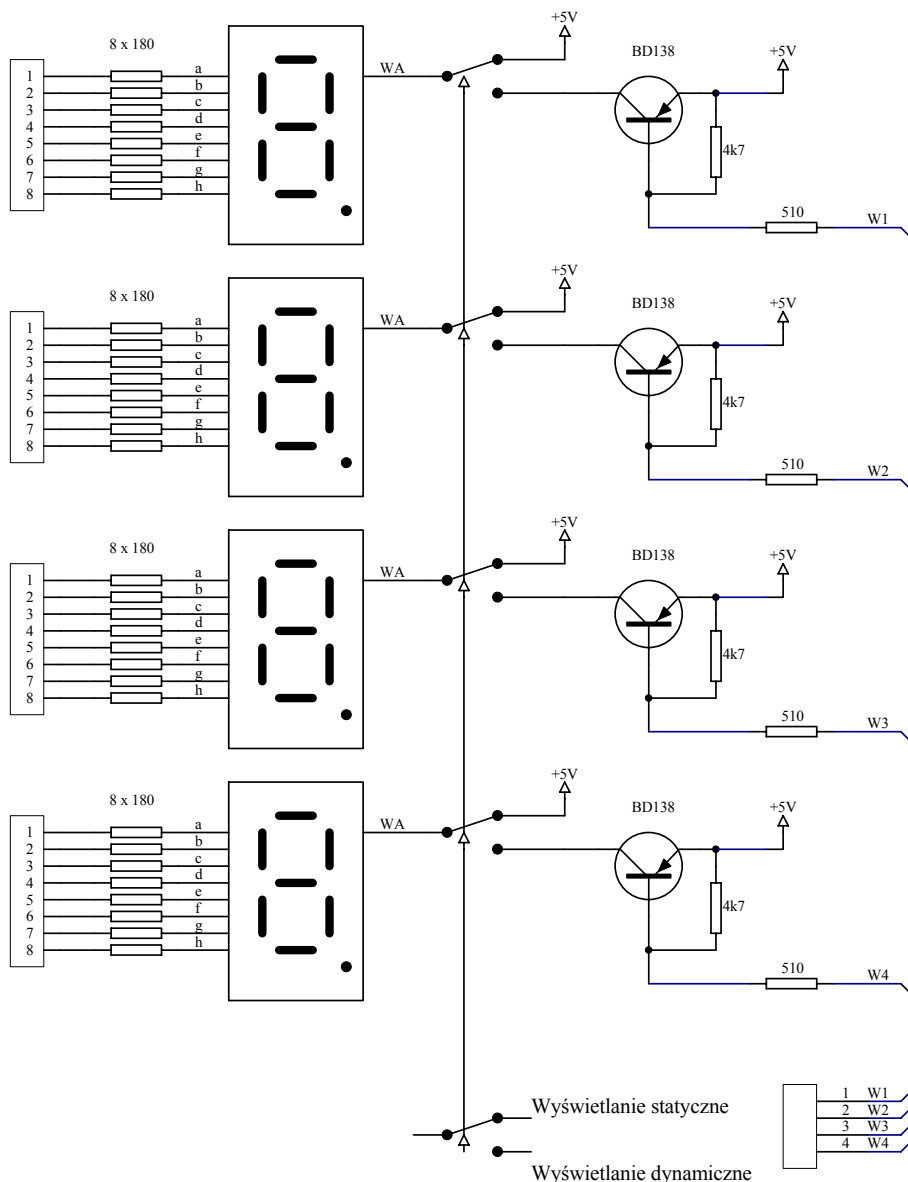
Wyświetlacz 7-segmentowy jest wskaźnikiem złożonym z diod elektroluminescencyjnych zawierającym 7 segmentów i kropkę (rys. 1.7). Pozwala on na wyświetlanie informacji głównie w postaci cyfr i niewielu innych znaków zwłaszcza liter.



Rys.1.7. Wskaźnik siedmiosegmentowy ze wspólną anodą: wygląd i struktura wewnętrzna.



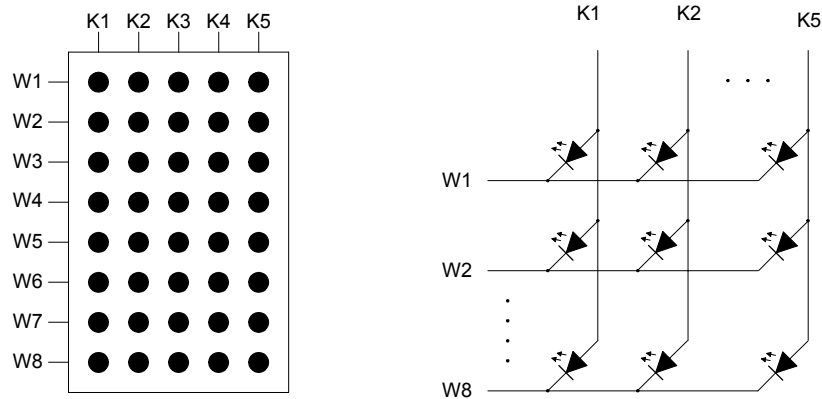
Na płycie czołowej stanowiska laboratoryjnego zastosowano cztery wyświetlacze 7-segmentowe w układzie przedstawionym na rys. 1.8



Rys.1.8. Moduł wyświetlaczy 7-segmentowych wchodzący w skład stanowiska

Konfiguracja układu umożliwia wyświetlanie statyczne i dynamiczne. Tryb pracy wybierany jest przełącznikiem ISOSTAT umieszczonym na płycie stanowiska.

### Wyświetlacz matrycowy

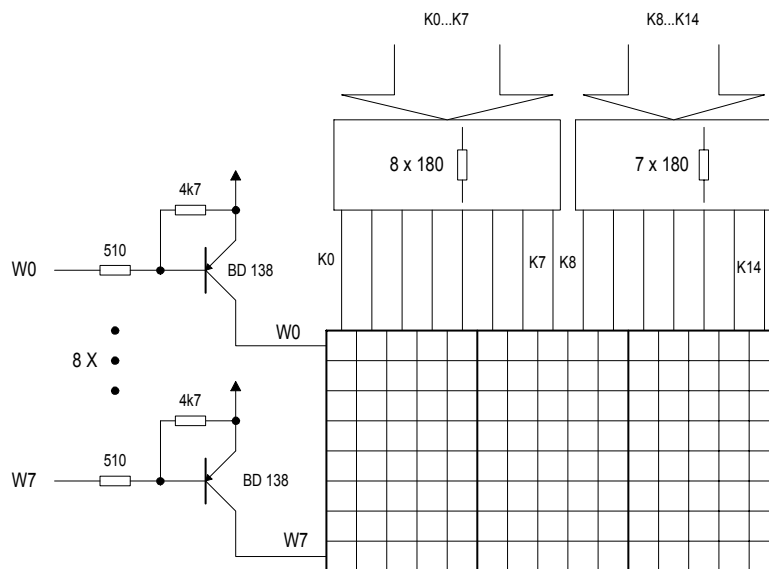


Rys. 1.9. Wskaźnik matrycowy 5x8 wygląd i struktura wewnętrzna.

We wskaźnikach matrycowe diody mają kształt pojedynczych punktów i są ułożone w matrycę o różnych rozmiarach (np. 5x7, 5x8, 8x8). Umożliwiają one wyświetlanie najszerszej gamy znaków i elementów grafiki. Strukturę wewnętrzną wyświetlacza matrycowego 5x8 przedstawiono na rys. 1.9.

Pojedynczy wyświetlacz matrycowy 5x8 zbudowany jest z 40 diod świecących umieszczonych na przecięciach poszczególnych wierszy i kolumn. Budowa matrycy wymusza metodę dynamicznego sterowania wskaźnikiem gdyż nie ma tu dostępu do każdej diody oddzielnie. Zaświecenie określonej diody (pozycja  $W_i$ ,  $K_i$ ) jest wynikiem wystąpienie stanu niskiego na odpowiadającej tej diodzie kolumnie  $K_i$  przy uaktywnionym wierszu  $W_i$  (stan niski na linii sterującej wiersza).

Wyświetlacze matrycowe są zazwyczaj łączone w większe bloki dzięki czemu zwiększa się pole wyświetlacza i możliwe jest wyświetlanie bardziej złożonych obrazów. Na stanowisku zastosowano trzy wyświetlacze 5x8 zgrupowane w blok o organizacji 15x8. Moduł zaprojektowanej matrycy przedstawia rys. 1.10.

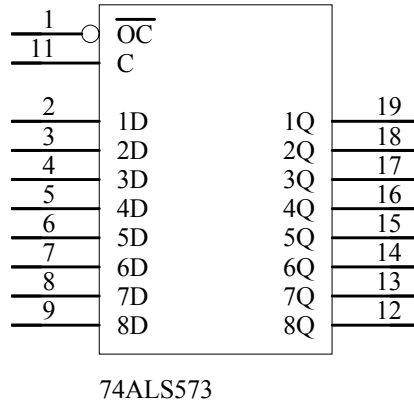


Rys. 1.10. Moduł matrycy 15x8 umieszczony na stanowisku laboratoryjnym.

### 1.2.6 Układy pomocnicze

#### Rejestr zatrzaskowy 74ALS573

Układ jest ośmiobitowym rejestrem z wyjściami trójstanowymi nieodwracającymi.



Rys 1.11. Schemat ideowy układu

Opis wyprowadzeń układu:

- 1D...7D - wejścia układu
- 1Q...7Q - wyjścia układu
- $\overline{OC}$  - wejście sterujące
- C - wejście strobowujące

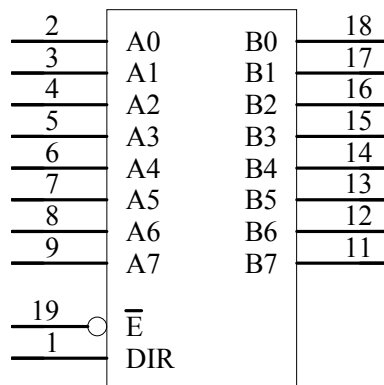
Tryby pracy układu:

C	$\overline{OC}$	Rodzaj pracy
1	0	transmisja danych we $\rightarrow$ wy
0	0	pamiętanie danych
$\times$	1	duża impedancja na wyjściu

Układ 74ALS573 wykorzystywany jest do multipleksowania szyny adresowej i danych przy współpracy z mikroprocesorem 8031 (spełnia rolę zatrzaskiwania młodszej połówki adresu). Jako rejestr zatrzaskowy może pełnić rolę interfejsu przy sterowaniu urządzeniami we/wy. Obciążalność układu 74ALS573 w stanie niskim  $I_{OL} = 24\text{mA}$ .

*Dwukierunkowe wzmacniacze buforowe 74LS245*

Układ jest wzmacniaczem dwukierunkowej szyny danych z możliwością sterowania kierunkiem transmisji i trójstanowymi wyjściami buforów.



74LS245

Rys 1.12. Schemat ideowy układu

Opis wyprowadzeń:

- A0...A7 - wejście/wyjście lokalnej szyny danych
- B0...B7 - wejście/wyjście systemowej szyny danych
- DIR - wejście kierunku transmisji
- $\bar{E}$  - wejście uaktywniające bufor wyjściowy

Tryby pracy układu:

DIR	$\bar{E}$	Rodzaj pracy
1	0	transmisja danych A0...A7 => B0...B7
0	0	transmisja danych B0...B7 => A0...A7
×	1	duża impedancja na wyjściach A0...A7 i B0...B7

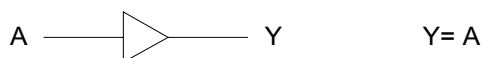
W zależności od konfiguracji wejść sterujących układy 74245 mogą być wykorzystywane jako wzmacniacze magistrali adresowej (tryb pracy jednokierunkowej) lub wzmacniacz magistrali danych (tryb pracy dwukierunkowej).

Obciążalność układu 74ALS573 w stanie niskim  $I_{OL} = 24mA$ .

*Bramki logiczne*

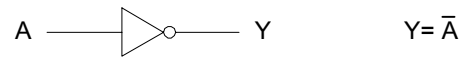
Na stanowisku umieszczone podstawowy zestaw bramek logicznych. Mogą być one wykorzystywane w procesie projektowania do budowy dekodów adresu lub generowania sygnałów sterujących. Poniżej zamieszczono pełny zestaw bramek logicznych dostępnych dla użytkownika. Wykorzystano układy serii TTL LS, których obciążalność w stanie niskim  $I_{OL} = 8mA$ .

Wzmacniacze buforowe (8 elementów)



Jako wzmacniacze buforowe zastosowano układ 74LS245 odpowiednio konfigurując wejścia sterujące ( $\bar{E}=0$ , DIR=1)

Bramki NOT (16 elementów)



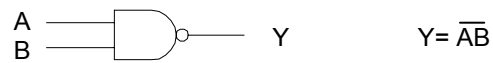
Zastosowano trzy układy 74LS04

Bramki AND (4 elementy)



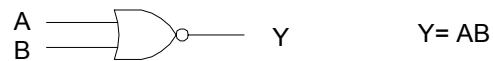
Zastosowano układ 74LS08

Bramki NAND (4 elementy)



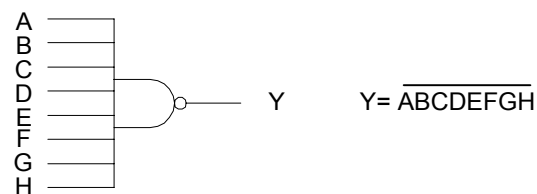
Zastosowano układ 74LS00

Bramki NOR (4 elementy)



Zastosowano układ 74LS02

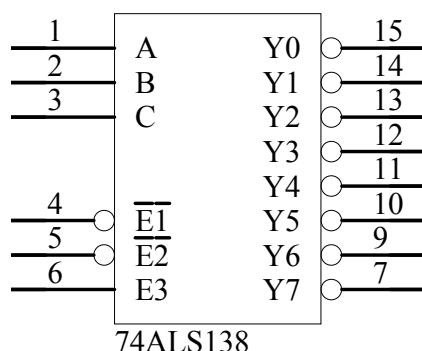
Bramki NAND 8-wejściowe (2 elementy)



Zastosowano dwa układy 74LS30

*Dekoder/demultiplekser 741LS38*

Układ spełnia funkcję dekodera i demultipleksera z trzech linii wejściowych na osiem linii wyjściowych.



*Rys 1.13. Schemat ideowy układu*

Opis wyprowadzeń układu:

- A...C - wejścia informacyjne
- Y0...Y7 - wyjścia układu
- $\bar{E}1, \bar{E}2, E3$  - wejścia strobuujące

Działanie układu opisywane jest za pomocą tablicy stanów:

E1	E2	E3	A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	1	0	0	0	0	1	1	1	1	1	1	1
0	0	1	0	0	1	1	0	1	1	1	1	1	1
0	0	1	0	1	0	1	1	0	1	1	1	1	1
0	0	1	0	1	1	1	1	1	0	1	1	1	1
0	0	1	1	0	0	1	1	1	1	0	1	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1	1
0	0	1	1	1	0	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	1	0
×	×	0	1	1	1	1	1	1	1	1	1	1	1
1	×	×	1	1	1	1	1	1	1	1	1	1	1
×	1	×	1	1	1	1	1	1	1	1	1	1	1

Przy pracy układu jako dekodera ( $\bar{E}1=0, \bar{E}2=0, E3=1$ ) dekodowane słowo trzybitowe jest podawane na wejścia informacyjne A,B,C i wywołuje wystąpienie stanu niskiego na jednym z ośmiu wyjść układu. Układ może także pracować jako demultiplekser. W tym przypadku dane podawane są na jedno z wejść strobujących a stany wejść A,B,C wskazują wyjście na które przesyłana jest informacja.

Obciążalność układu 74LS138 w stanie niskim  $I_{OL} = 8mA$ .



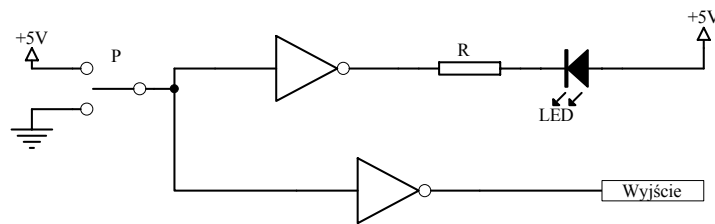
Stan niski na wejściu  $\overline{BI}$  powoduje wygaszenie całego wskaźnika niezależnie od stanów na pozostałych wejściach natomiast stan niski na wejściu  $\overline{RBI}$  i wszystkich wejściach informacyjnych powoduje wygaszenie wskaźnika (zera) i wystąpienie na wyjściu  $\overline{RBO}$  stanu niskiego. Wystąpienie stanu niskiego na wejściu  $\overline{LT}$  (przy  $\overline{BI}=1$ ) powoduje zaświecenie wszystkich segmentów wskaźnika.

Obciążalność wyjść a...g układu 74LS47 w stanie niskim  $I_{OL} = 24\text{mA}$ .

#### Zadajniki sygnałów logicznych 0/1

Na stanowisku laboratoryjnym umieszczono 12 zadajników testowych generujących sygnały logiczne „0” lub „1”, które mogą być wykorzystywane do testowania poszczególnych elementów systemu lub jako sygnały sterujące wykorzystywanych układów.

Na rys.1.15. przedstawiono schemat logiczny pojedynczego zadajnika testowego.



Rys. 1.15. Schemat ideowy zadajnika testowego

Przełącznik P jest przełącznikiem bistabilnym dołączającym do wejścia bramek NOT sygnały 0 lub 1. Podanie stanu niskiego na wejścia negatorów powoduje wygenerowanie na wyjściu układu stanu wysokiego 1 i świecenie diody sygnalizacyjnej LED. Przy stanie wysokim na wejściu bramek wyjście układu znajduje się w stanie niskim co sygnalizowane jest zgaszoną diodą LED. W układzie zastosowano bramki układów 74LS04 i przyjęto wartość  $R=320\Omega$

#### Pola łączeniowe

Na stanowisku umieszczono pola łączeniowe umożliwiające rozgałęzienia sygnałów sterujących i magistral systemu wykorzystywane przy konfigurowaniu systemu mikroprocesorowego.



## 2 Przykładowe konfiguracje systemu mikroprocesorowego

### 2.1 Współpraca mikroprocesora z pamięcią programu i danych

Mikroprocesor 8051 posiada rozdzieloną pamięć programu i pamięć danych. Przestrzeń adresowa dla każdej z tych pamięci wynosi 64kB. Komunikacja mikroprocesora z pamięcią odbywa się poprzez magistralę adresową (A0...A15) i danych (D0...D7). Przesyłanie danych sterowane jest za pomocą sygnałów:

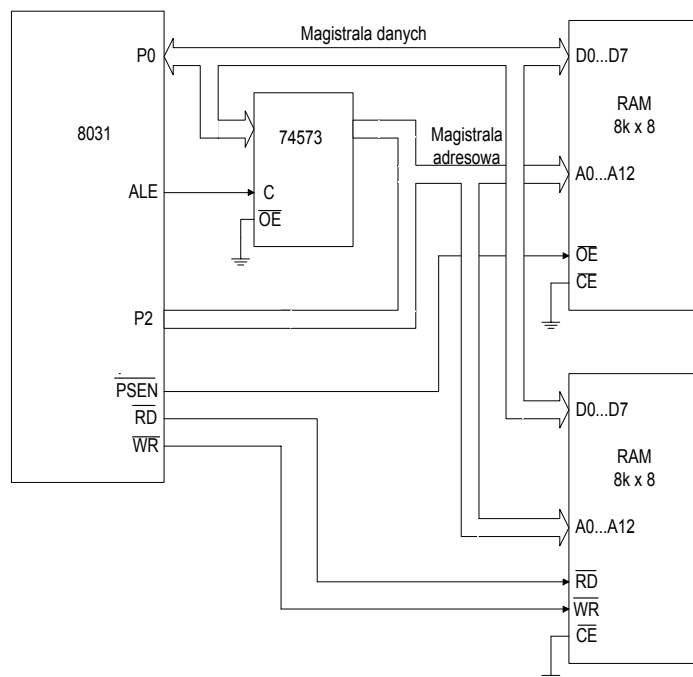
$\overline{\text{PSEN}}$  - odczytywanie z zewnętrznej pamięci programu

$\overline{\text{RD}}$  - odczytywanie z zewnętrznej pamięci danych

$\overline{\text{WR}}$  - zapisywanie do zewnętrznej pamięci danych

Na rys.2.1 przedstawiono przykładowe dołączenie mikroprocesora 8031 do pamięci zewnętrznych.

Przy współpracy z pamięcią zewnętrzną  $\mu\text{P}$  8031 port P0 pełni funkcję dwukierunkowej multipleksowanej magistrali młodszego bajtu adresu i danych. Najpierw wysyłana jest na magistralę młodszą część adresów A0...A7 która jest zatrzaskiwana sygnałem ALE w zewnętrznym rejestrze adresowym (UCY 74573). Dopiero po tej operacji następuje wykorzystanie portu P0 jako dwukierunkowej szyny danych. Starsza część adresów A8...A15 wysyłana jest przez port P2 tworząc wraz z sygnałami z rejestru adresowego pełne 16-bitowe słowo adresowe A0...A15.

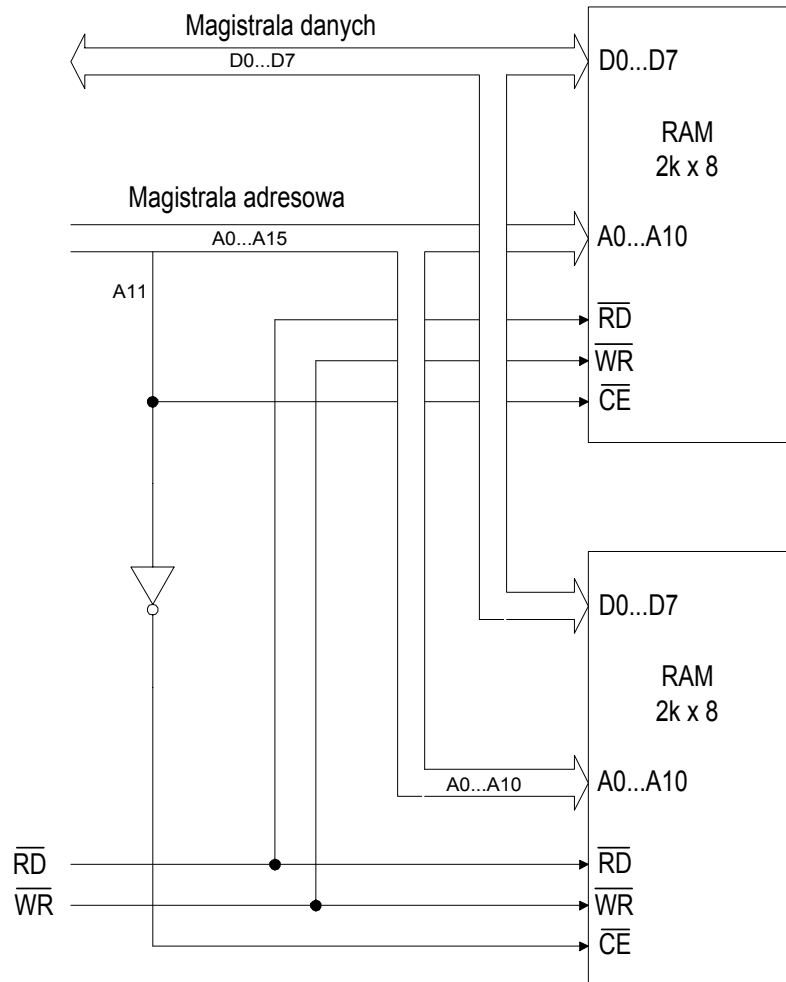


Rys.2.1. Dołączenie pamięci programu i danych do mikroprocesora 8031.

#### Projektowanie bloków pamięci RAM

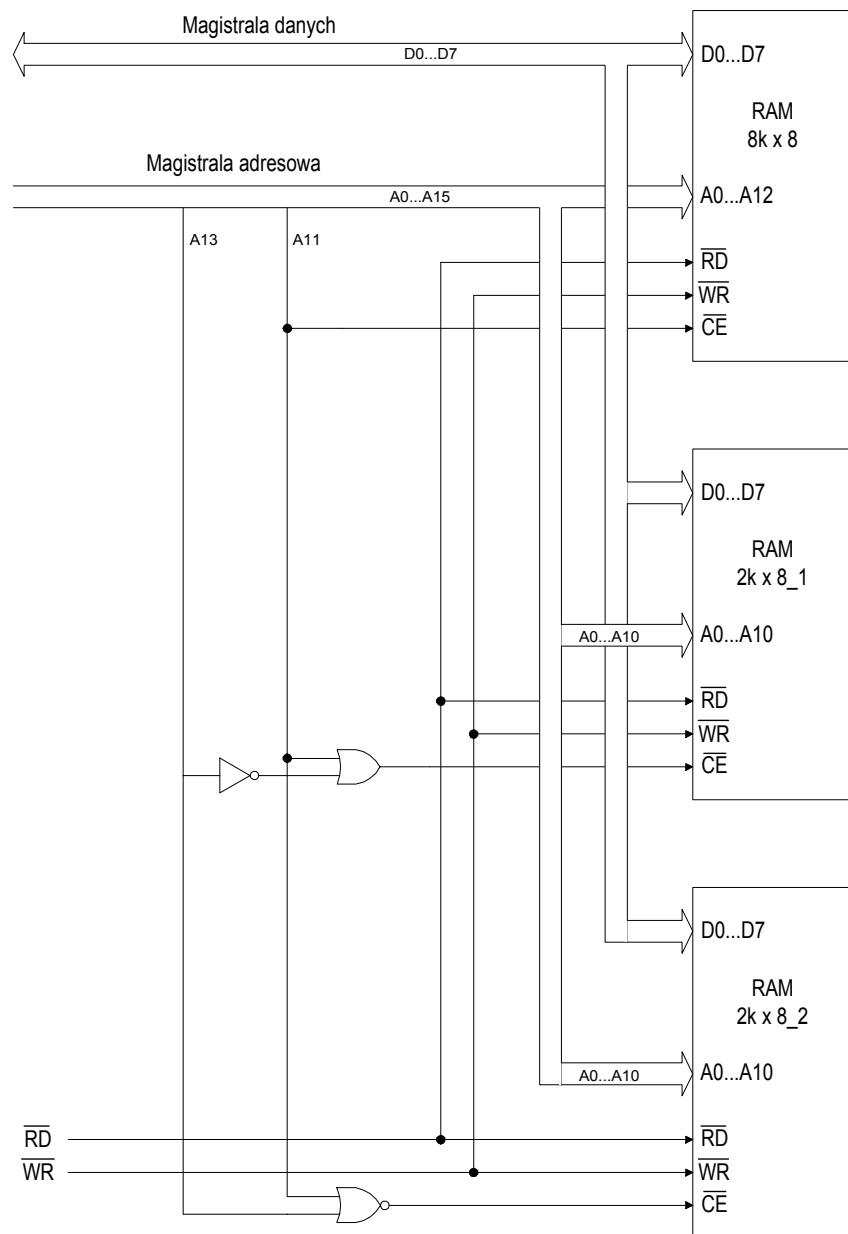
Projektowanie bloków pamięci sprowadza się do ustalenia struktury wewnętrznej bloku pamięci w zależności od wymaganej pojemności bloku oraz organizacji wewnętrznej dysponowanych układów scalonych. Na stanowisku umieszczono następujące układy: pamięć o organizacji 8kx8 oraz dwa układy pamięci o organizacji 2kx8. Ze względu na bajtową

organizację wszystkich układów pamięci projektowanie bloków pamięci będzie związane ze zwiększaniem ich pojemności. Cechą charakterystyczną takich konfiguracji są wspólne sygnały sterujące  $\overline{RD}$  i  $\overline{WR}$  dołączone do każdego układu natomiast uaktywnienie odpowiedniego bloku realizowane jest poprzez dekodery bazujące na niewykorzystywanych bitach magistrali adresowej (rys. 2.2).



Rys. 2.2. Łączenie dwóch pamięci 2kx8 w blok o pojemności 4kx8.

Wyborem odpowiedniego układu pamięci steruje prosty dekodery oparty na bramce NOT wykorzystujący bit A11. W przypadku gdy  $A11=0$  uaktywniana jest pamięć 2kx8\_1 i uzyskujemy dostęp do adresów 000H-7FFH. Gdy  $A11=1$  uaktywniana jest pamięć 2kx8\_2 i uzyskujemy dostęp do adresów 8FFH-FFFH. Na rys. 2.3 przedstawiono układ bloku pamięci wykorzystujący wszystkie dostępne układy pamięci umieszczone na stanowisku laboratoryjnym.



Rys. 2.3. Przykładowa konfiguracja wszystkich dostępnych układów pamięci

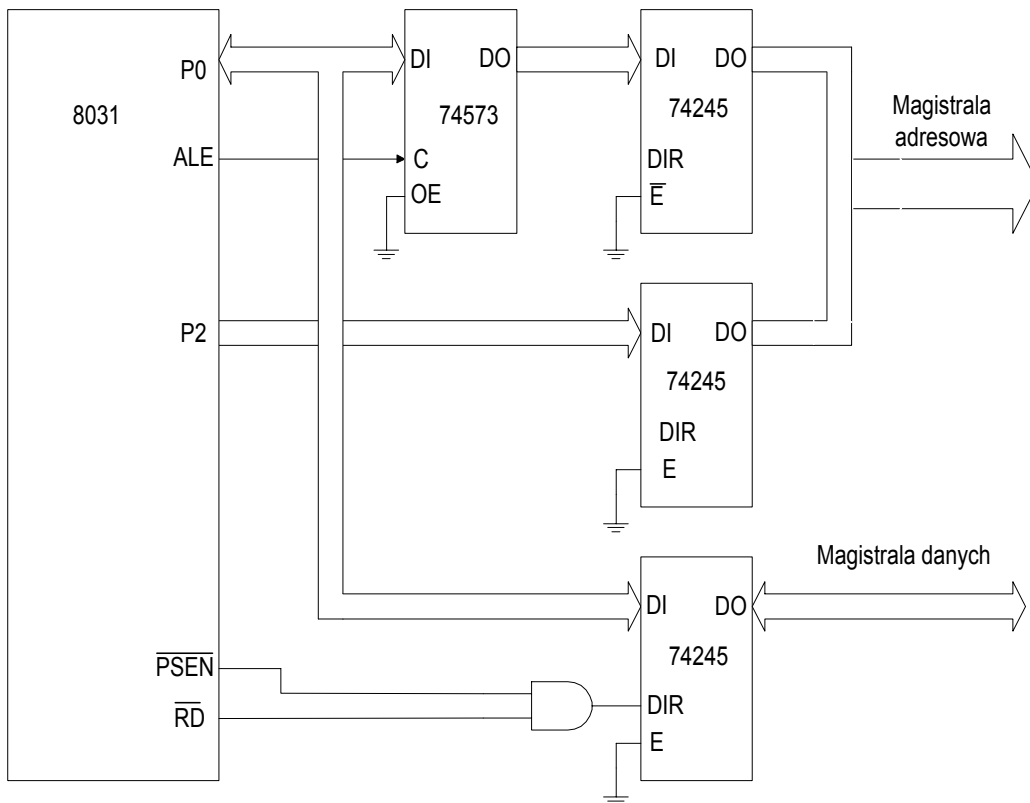
Dla adresów nie przekraczających 8kB uaktywniona jest pamięć 8k×8 (A13=0). Przy adresowaniu komórek pamięci poza tym obszarem (A13=1) następuje przełączanie układów i w zależności od bitu A11 uaktywniany jest jeden z bloków składowych 2k×8.

A13	A11	Uaktywniony układ pamięci RAM
0	×	8k×8
1	0	2k×8_1
1	1	2k×8_2

Konfigurowanie bloków pamięci poprzez stosowanie określonych dekoderek adresu umożliwia projektantowi dostosowanie ich pojemności do wymagań systemu mikroprocesorowego. Rozmieszczenie bloków składowych pamięci powinno jednocześnie uwzględniać ewentualny podział przestrzeni adresowej na przestrzeń adresową pamięci i przestrzeń adresową urządzeń zewnętrznych.

### Wzmacniacze magistral.

Przy dołączaniu większej liczby urządzeń mikroprocesora zaleca się zastosowanie wzmacniaczy buforowych. Są to zazwyczaj pojedyncze bramki buforowe w przypadku sygnałów sterujących, układy z ośmiobitowymi buforami dla wzmacniaczy magistrali adresowej i ośmiobitowe bufory dwukierunkowe dla magistrali danych. Na stanowisku zastosowano trzy układy 74LS245 obsługujące magistrale systemu. Są to dwukierunkowe wzmacniacze buforowe z wyjściem trójstanowym. Przykładowe wykorzystanie tych układów przedstawiono na rys.2.4.



Rys 2.4. Zastosowanie układów 74LS245 jako wzmacniaczy magistral

W przypadku magistrali adresowej układ 74LS245 pracuje jako wzmacniacz jednokierunkowy (wejście DIR=1). Kierunek transmisji dla magistrali danych musi być zmieniany w zależności od operacji wykonywanych przez mikroprocesor. Konieczne staje się sterowanie wejściem kierunku DIR układu 74LS245:

DIR=0 przy odczycie danych z magistrali przez mikroprocesor

DIR=1 przy wysyłaniu danych na magistralę przez mikroprocesor

Realizowane jest to przez iloczyn logiczny sygnałów  $\overline{RD}$  i  $\overline{PSEN}$ . Stan niski na jednym z tych wyjść uaktywnia przepływ danych z magistrali danych do mikroprocesora. Sytuacja taka występuje w dwóch przypadkach:

$\overline{WR} = 0$  - odczyt danych z pamięci programu

$\overline{RD} = 0$  - odczyt danych z pamięci danych lub urządzenia zewnętrznego

Gdy sygnały  $\overline{RD}$  i  $\overline{WR}$  nie są aktywne wzmacniacze są konfigurowane na transmisję danych z mikroprocesora do magistrali danych.

## 2.2 Sprzęganie układów peryferyjnych z mikroprocesorem

*Bezpośrednie sterowanie urządzeń peryferyjnych poprzez porty mikroprocesora.*

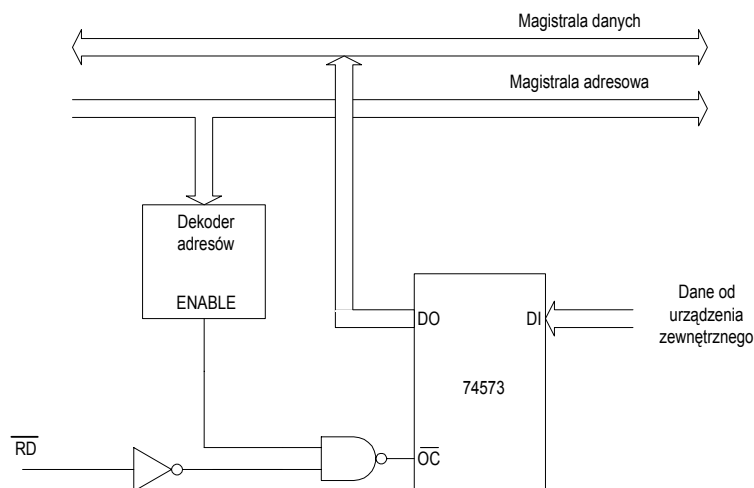
Wejścia/wyjścia mikrokontrolera zgrupowane są w cztery 8-bitowe porty P0, P1, P2 i P3. Wszystkie porty są dwukierunkowe i mogą być wykorzystane jako bezpośrednie wejścia lub wyjścia. Rozkazy mikroprocesora odwołują się zarówno do 8-bitowych portów jak również do pojedynczych bitów tych portów. Do rejestrów lub bitów portu pracującego jako wejście muszą być wcześniej wpisane jedynki. W czasie zerowania mikrokontrolera wszystkie porty ustawiane są jako wejściowe. Przy standardowej konfiguracji systemu tylko port P1 przeznaczony jest wyłącznie do pracy jako bezpośrednie wejście/wyjście. Pozostałe porty pełnią zazwyczaj inne funkcje co eliminuje użycie ich jako standardowego układu we/wy. W czasie współpracy z zewnętrzną pamięcią programu lub danych port P0 pełni funkcję dwukierunkowej multipleksowanej szyny mniej znaczącej części adresu i danych a port P2 generuje bardziej znaczącą część adresu. Natomiast bity portu P3 są zazwyczaj używane do innych funkcji takich jak : wejście (RXD) i wyjście (TXD) szeregowo, wejścia przerwań ( $\overline{\text{INT0}}$  i  $\overline{\text{INT1}}$ ), wejścia zewnętrzne liczników (T0 i T1) oraz sygnały sterujące zapisem ( $\overline{\text{WE}}$ ) i odczytem ( $\overline{\text{RD}}$ ) zewnętrznej pamięci danych. Porty mikroprocesora widziane są w przestrzeni adresowej pamięci danych jako rejestry specjalne. Dane przesyłane do portu są zapisywane do rejestru buforowego i nie zmieniają się do następnego zapisu. Odczytywanie portu może odbywać się dwoma sposobami. Można odczytywać stan rejestru portu lub bezpośrednio stan jego końcówek fizycznych. Sposób wykonania odczytu zależy od zastosowanej do tego celu instrukcji. Instrukcje wykonujące odczyt rejestru portu nazywane rozkazami typu odczyt-modyfikacja-zapis. Są to rozkazy: ANL, ORL, XRL, JBC, CPL, INC, DEC, DJNZ, MOV Px.y,C, CLR Px.y, SETB Px.y . Pozostałe rozkazy odczytujące stan portu poza wymienionymi powyżej odczytują stan wyprowadzeń fizycznych portu.

Bezpośrednie wykorzystanie portów mikroprocesora jest najprostszą metodą współpracy z urządzeniami peryferyjnymi jednak ograniczeniem jest tutaj liczba linii portów dostępnych dla użytkownika.

*Operacje we/wy realizowane poprzez układy sprzęgające współpracujące z magistralą danych.*

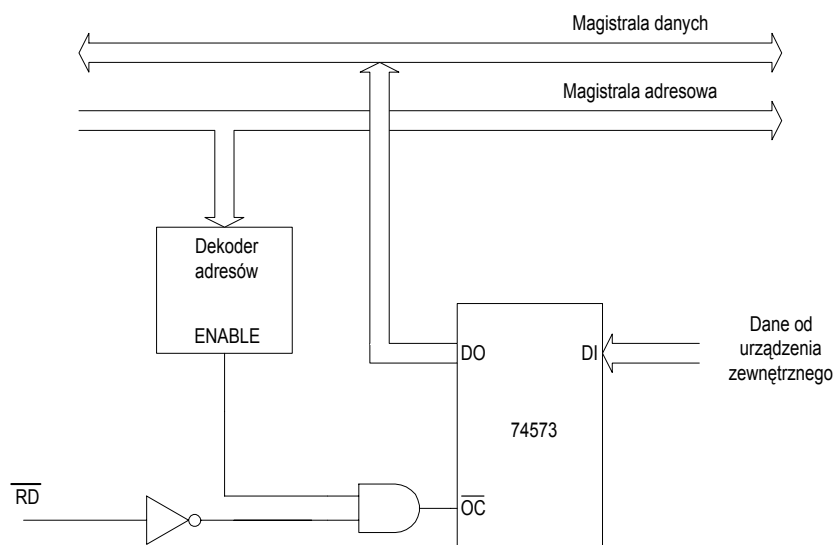
Są to operacje polegające na wpisaniu danej do rejestru układu we/wy lub na odczycie danej z rejestru układu we/wy. Przypominają więc one operacje wymiany danych między mikroprocesorem a pamięcią. Są one stosowane w urządzeniach z którymi jest możliwa wymiana danych w dowolnej chwili (tzw. operacje we/wy bezwarunkowe).

Jako elementy sprzęgające stosuje się układy we/wy (np. 8212, 74573 itp.) zawierające trójstanowe wzmacniacze buforowe i rejestr zatraskowy. Zapisywanie i odczytywanie danych do i z rejestru jest sterowane poprzez sygnały sterujące mikroprocesora wykorzystywane przy współpracy z pamięcią danych. Jak widać z przebiegów czasowych występujących w czasie dostępu do pamięci zewnętrznej dane z magistrali danych są zapisywane do pamięci niskim stanem sygnału  $\overline{\text{WE}}$  a odczytywane z pamięci niskim stanem sygnału  $\overline{\text{RD}}$ . Właśnie te sygnały mogą być użyte do sterowania rejestrami we/wy poprzez uaktywnianie danego rejestru buforowego ewentualnie zapisywanie danych w rejestrze zatraskowym. Wybór odpowiedniego rejestru zapewnia dekodery adresu. Układy realizujące operacje we z wykorzystaniem rejestru 74573 przedstawiono na rys. 2.5.



Rys.2.5. Układ sprzęgający do bezwarunkowej operacji odczytu danych z urządzenia wejściowego.

W układzie na rys. 2.5 dane z urządzenia zewnętrznego wprowadzane są na blok trójstanowych wzmacniaczy buforowych. Gdy urządzenie nie jest wykorzystywane na wyjściach układu 74573 jest stan wysokiej impedancji. Operacja odczytu danej zachodzi w przypadku jednoczesnego spełnienia dwóch warunków: zgodności adresu z magistrali adresowej z adresem danego wzmacniacz buforowego (sygnał ENABLE=1) oraz pojawieniem się sygnału odczytu  $\overline{RD}=0$ . Na wyjściu bramki NAND pojawia się stan niski uaktywniający trójstanowe wzmacniacze buforowe i dane z urządzenia wprowadzane są na magistralę danych skąd odczytywane są przez mikroprocesor.



Rys. 2.6. Układ sprzęgający do bezwarunkowej operacji zapisu danej do urządzenia zewnętrznego.

Układ z rys.2.6 umożliwia przekazywanie danych z magistrali danych do rejestru buforowego. W odróżnieniu od operacji odczytu układ 74573 jest cały czas uaktywniony (wejście  $\overline{OC}=0$ ). Zapis danych do rejestru odbywa się poprzez podanie stanu wysokiego na wejście strobuujące C. Sygnał ten pojawia się gdy wystąpi zgodność adresu z magistrali

danych z adresem rejestru oraz sygnał zapisu  $\overline{WE}$  przyjmie stan niski. Dane pozostają na wyjściu rejestru do momentu kolejnego zapisu danej.

Bezwarunkowe operacje we/wy są traktowane przez mikroprocesor tak samo jak współpraca z pamięcią zewnętrzną. Poszczególne urządzenia zewnętrzne są traktowane jak pojedyncze komórki pamięci. Dostęp do pełnej przestrzeni adresowej 64kB możliwy jest tylko poprzez rozkaz MOVX. Służy on do przenoszenia danych pomiędzy akumulatorem i zewnętrzną pamięcią danych. Rozróżnia się dwie odmiany tego rozkazu : różne dla danych wskazywanych adresem 8-bitowym i danych wskazywanych adresem 16-bitowym. W pierwszym przypadku adres danej jest wpisywany tylko do portu P0 (8-bitowy adres z rejestru R0 lub R1) zaś w drugim do portów P0 i P2 (16-bitowy adres z rejestru DPTR). Dostępne są więc dwie pary rozkazów:

- odczytu danej z pamięci lub urządzenia zewnętrznego do akumulatora  
MOVXA,@Ri  
MOVXA,@DPTR
- zapisu danej do pamięci lub urządzenia zewnętrznego z akumulatora  
MOVX@Ri,A  
MOVX@DPTR,A

Przesyłanie informacji między mikroprocesorem a urządzeniami zewnętrznymi za pośrednictwem opisanych powyżej prostych układów we/wy może być stosowane tylko wtedy gdy urządzenie wyjściowe jest stale gotowe na przyjęcie informacji a urządzenia wejściowe generują informację w sposób ciągły. Urządzenia we/wy wchodzące w skład stanowiska (klawiatura, wskaźniki diodowe, wyświetlacze 7-segmentowe i wyświetlacze matrycowe) spełniają te warunki i mogą być stosowane w omówionych powyżej konfiguracjach.

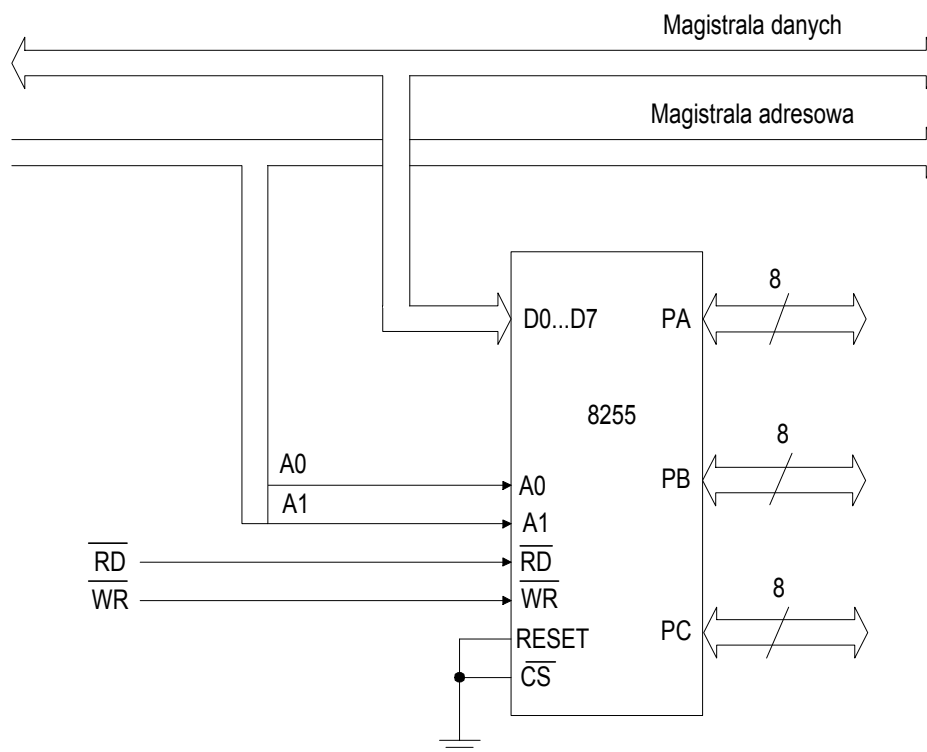
#### *Dekodery adresu.*

Przestrzeń adresowa pamięci danych mikroprocesora może być podzielona na przestrzeń adresową pamięci i przestrzeń adresową układów we/wy. Przyporządkowanie określonych adresów do danego urządzenia zewnętrznego odbywa się poprzez dekodery adresów. Ich konstrukcja i stopień skomplikowania uzależnione są od konfiguracji systemu mikroprocesorowego a zwłaszcza liczby urządzeń we/wy które muszą być wybierane przez dekodowanie adresu itp.

### Współpraca mikroprocesora z układem we/wy 8255.

Układ 8255 jest programowalnym układem do współpracy z urządzeniami we/wy. Duża uniwersalność układu oraz możliwość zmiany trybów pracy i konfiguracji portów w sposób programowy powodują, że jest on często wykorzystywany w systemach mikroprocesorowych.

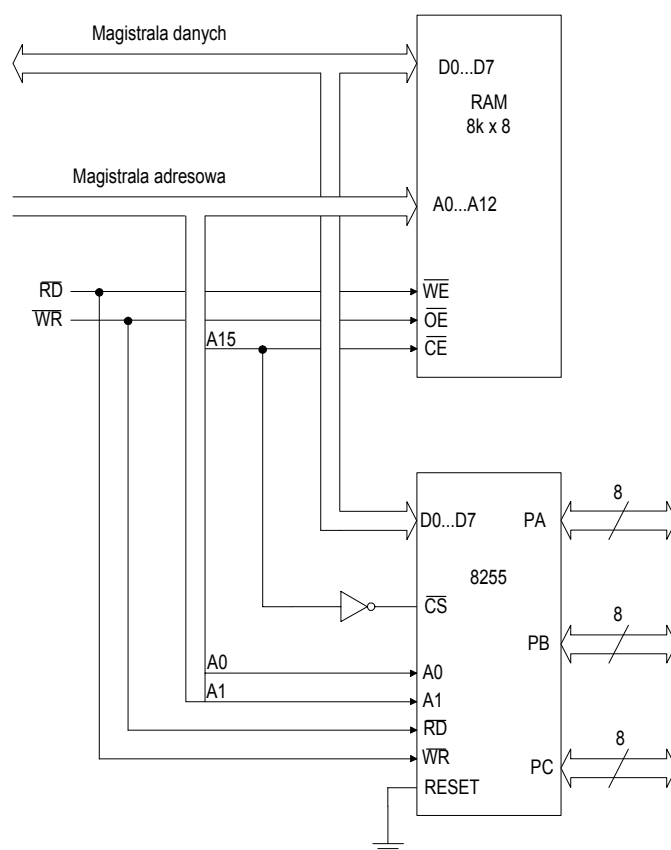
Przykładowe dołączenie elementu 8255 do systemu mikroprocesorowego przedstawiono na rys.2.7.



Rys.2.7. Dołączenie układu we/wy 8255 do mikrokontrolera 8031.

W układzie na rys.2.7 przedstawiono sposób przyłączenia elementu 8255 do magistral systemu mikroprocesorowego w przypadku gdy nie jest wykorzystywana pamięć danych i układ we/wy może zajmować całą przestrzeń adresową. Gdy jednocześnie wykorzystujemy obydwa te elementy konieczne staje się rozdzielenie ich przestrzeni adresowych. W praktyce stosuje się proste dekodery adresu bazujące np. na niewykorzystywanych przez pamięć danych najstarszych bitach magistrali adresowej (rys. 2.8).





Rys. 2.8. Dołączenie układ 8255 i pamięci RAM do systemu mikroprocesorowego

Podział przestrzeni adresowej odbywa się za pomocą najstarszego bitu adresowego. Stan 0 na tym bicie wybiera pamięć RAM (wejście  $\overline{CE}$ ), natomiast stan 1 układ 8255 (wejście  $\overline{CS}$ ). Dzięki zastosowaniu tak prostego dekodera adresu układ 8255 zajmuje całą wolną przestrzeń adresową i nie koliduje z adresami odnoszącymi się do pamięci danych. Sygnały adresowe A0 i A1 wskazują jeden z jego rejestrów wewnętrznych.

## 2.3 Obsługa urządzeń wejścia/wyjścia

### 2.3.1 Klawiatura

Klawiatura jest jednym z najczęściej stosowanych w systemach mikroprocesorowych. Umożliwia ona sterowanie układem oraz jego testowanie i programowanie. Sposób połączenia klawiatury z mikrokontrolerem może być różny w zależności od liczby użytych klawiszy, wolnych portów itp. Na stanowisku laboratoryjnym zastosowano najprostszy model klawiatury składającej się z ośmiu przycisków astabilnych w których stanem aktywnym jest stan zera wytwarzany przy naciśnięciu klawisza.

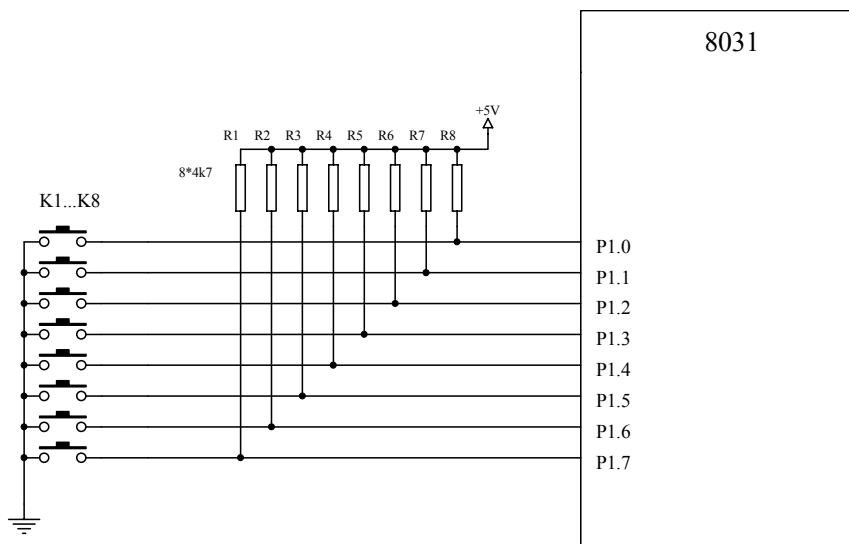
Do podstawowych zadań programu obsługi klawiatury należą

- wykrycie naciśnięcia przycisku
- likwidacja skutków drgań styków przycisku przy jego naciskaniu i zwalnianiu
- zidentyfikowanie przycisku który został naciśnięty
- oczekiwanie na zwolnienie przycisku

Procedura może realizować także inne dodatkowe funkcje np. analizowanie który z przycisków powinien być uwzględniany w przypadku jednoczesnego naciśnięcia większej ilości klawiszy itp.

*Analiza stanu klawiatury przez przeszukiwanie.*

Jest to najprostsza metoda współpracy klawiatury z mikroprocesorem. Polega ona na cyklicznym odczytywaniu stanu portu do którego jest podłączona klawiatura i sprawdzanie czy nastąpiło naciśnięcie któregoś z przycisków. Ze względu na specyficzną budowę układu klawiatury można ją dołączyć bezpośrednio do portu mikroprocesora (rys. 2.9).



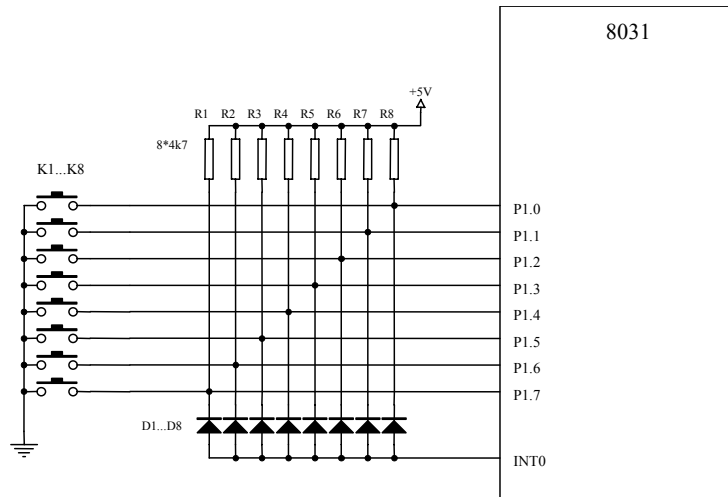
*Rys. 2.9. Przykładowe dołączenie klawiatury do portu P1 mikroprocesora.*

Pojedyncze klawisze można najprościej podłączyć bezpośrednio do portu mikrokontrolera P1. Rezystory R0...R7 służą do ustalenia stanu wysokiego portu gdy wszystkie przyciski są zwolnione. Obecność tych rezystorów nie jest co prawda konieczna w odniesieniu do portu P1 ponieważ port ten zapewnia rezystancję podciągającą pull-up zrealizowaną na tranzystorze MOS jednak przy zastosowaniu innego portu np. P0 jest ona wymagana.

Wadą metody analizy stanu klawiatury przez przeszukiwanie jest duże zaangażowanie mikroprocesora do stwierdzenia faktu naciśnięcia przycisku. Zwłaszcza w bardziej rozbudowanych systemach taka konfiguracja jest niepożądana ze względu na dużą rozrzutność czasową.

*Analiza stanu klawiatury z wykorzystaniem przerwania.*

Układ klawiatury wbudowany w stanowisko zawiera zespół kluczy diodowych D0...D7 spełnia rolę testu stwierdzającego naciśnięcie przycisku co sygnalizowane jest niskim stanem na wejściu  $\overline{INT0}$  (rys. 2.10). Wystąpienie sygnału przerwania powinno uruchomić program obsługi odczytu klawiatury. Dzięki temu mikroprocesor angażuje się w obsługę klawiatury tylko w momencie naciśnięcia przycisku.



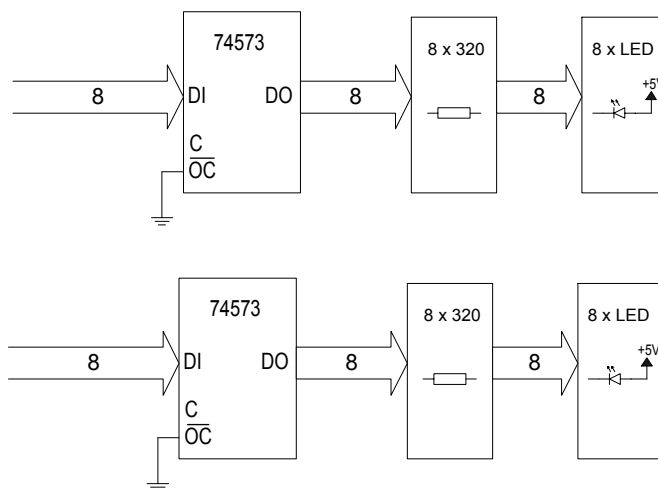
Rys. 2.10. Dołączenie klawiatury z wykorzystaniem wejścia przerwania INT.

### Likwidacja skutków drgań styków.

Ważnym problemem jest eliminacja drgań zestyków klawiszy. Klawisz jest układem mechanicznym który w momencie naciśnięcia generuje serię drgań a to wywołuje serię zmian stanów przewodzenia-nieprzewodzenia styków. Układ współpracujący z klawiaturą będzie więc odbierał losową liczbę impulsów zero-jedynkowych co uniemożliwia poprawną współpracę tych urządzeń. Czas trwania fazy przejściowej wynosi ok. 10ms. Program powinien więc po wykryciu naciśnięcia klawisza odczekać czas trwania fazy przejściowej i ponownie sprawdzić stan klawiatury. Podobnie należy postąpić przy zwalnianiu klawisza.

### 2.3.2 Wskaźniki diodowe

Diody elektroluminescencyjne są urządzeniem wyjściowym służącym do sygnalizacji zmian stanu portów systemu mikroprocesorowego. Na stanowisku umieszczono 16 diod świecących zgrupowanych w linijkę diodową. Dołączanie wskaźnika diodowego do systemu mikroprocesorowego przedstawiono na rys. 2.11.



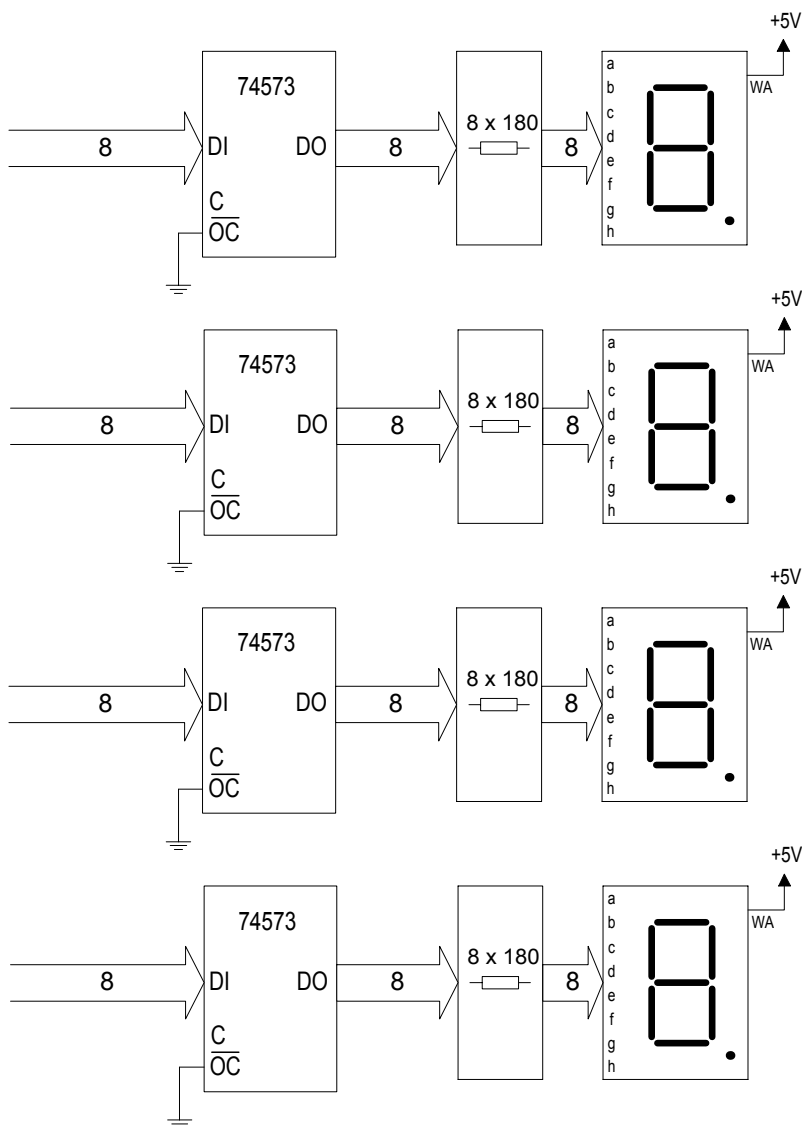
Rys.2.11. Dołączanie diod do systemu mikroprocesorowego.

Przy takim połączeniu elementom stanem aktywnym powodującym świecenie diody jest stan niski.

### 2.3.3 Wyświetlacze siedmiosegmentowe

Proces projektowania układów wyjściowych opartych na wyświetlaczach 7-segmentowych wiąże się z sposobu wyświetlania (statyczne lub dynamiczne), zamianą kodu wyświetlanych znaków (programową lub sprzętową) i organizacją wyświetlanej informacji. Duża liczba konfiguracji tych układów pozwala użytkownikowi dostosować je do potrzeb i możliwości projektowanego systemu.

*Statyczne sterowanie wskaźników 7-segmentowych.*



Rys.2.12. Układ wyświetlania statycznego

Istotą wyświetlania statycznego jest wyświetlanie informacji na wszystkich wskaźnikach równocześnie w sposób ciągły (rys. 2.12). Każdy wyświetlacz dołączony jest bezpośrednio do rejestru buforowego do którego wpisywana jest 8-bitowa dana. Rejestry buforowe mogą współpracować z magistralą danych albo z portami wyjściowymi systemu (porty układów 8031 i 8255). Zaletą takiego rozwiązania jest prostota obsługi natomiast wadą konieczność użycia większej liczby portów systemu i układów pomocniczych. Zmiana kodu znaku z postaci binarnej na kod 7-segmentowy realizowane jest programowo poprzez wpisanie do

rejestrze danej 8-bitowej. Wyzerowanie odpowiedniego bitu tego słowa powoduje zaświecenie odpowiedniego segmentu. Przyporządkowanie bitów magistrali do oznaczenia segmentu przedstawiono poniżej.

<i>h</i>	<i>g</i>	<i>f</i>	<i>e</i>	<i>d</i>	<i>c</i>	<i>b</i>	<i>a</i>
D7	D6	D5	D4	D3	D2	D1	D0

Realizacja programowa jest bardziej kłopotliwa ze względu na konieczność definiowania słów wyświetlających określone znaki. Jest jednak bardziej uniwersalna gdyż pozwala na uzyskanie niestandardowych znaków takich jak: A, b, C, d, E, F, H, h, L, n, o, P, r, U, Γ, -, ‘, °.

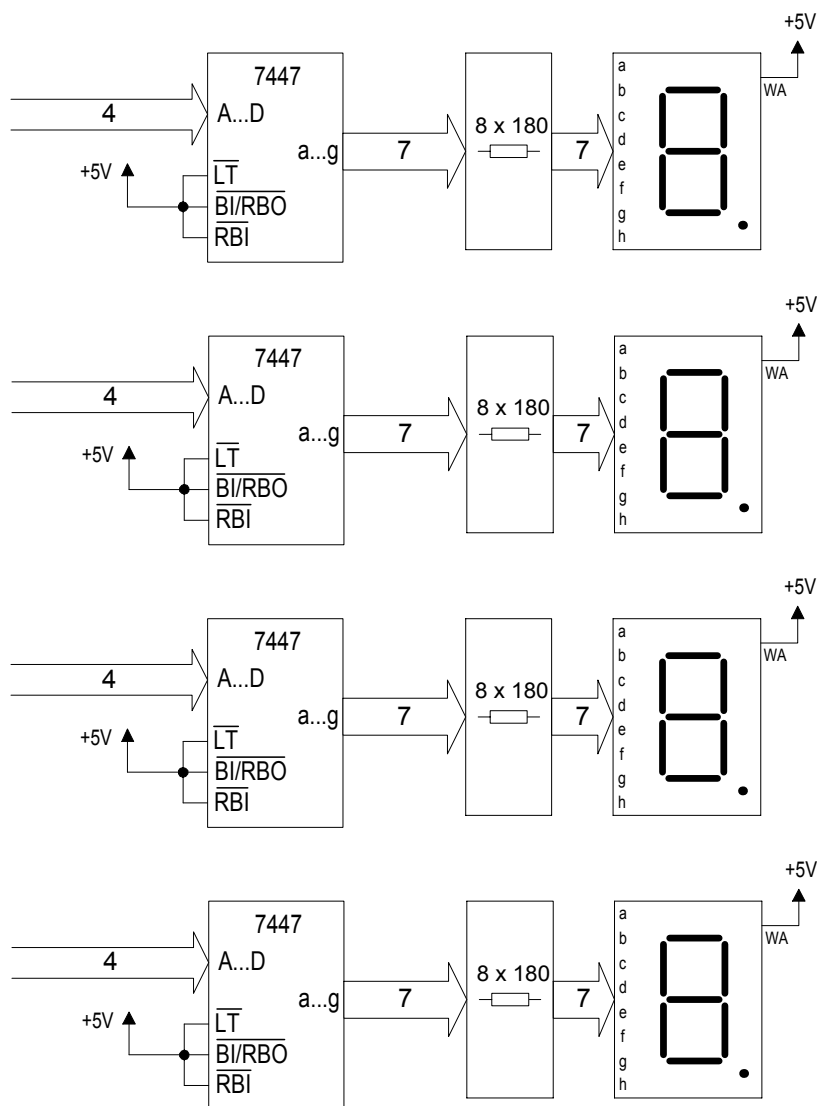
W procesie pisania programu przydatne może być utworzenie tablicy danych w której poszczególnym znakom zostaną przypisane 8-bitowe słowa.

Znaki wyświetlane na wskaźniku wraz z odpowiadającymi im bajtami przedstawiono poniżej:

<b>0</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>	<b>9</b>
C0H	F9H	A4H	B0H	99H	92H	82H	F8H	80H	90H
<b>A</b>	<b>b</b>	<b>C</b>	<b>d</b>	<b>E</b>	<b>F</b>	<b>H</b>	<b>h</b>	<b>L</b>	<b>n</b>
88H	83H	C6H	A1H	86H	8EH	89H	8BH	C7H	ABH
	<b>o</b>	<b>P.</b>	<b>r</b>	<b>U</b>	<b>Γ</b>	<b>-</b>	<b>‘</b>	<b>°</b>	
	B3H	8CH	AFH	C1H	CEH	BFH	FDH	9CH	

Bardziej efektywne wykorzystanie portów wyjściowych systemu umożliwia zastosowanie dekodera kodu BCD na kod 7-segmentowy (UCY 7447). Dekoder ma wyjścia z otwartym kolektorem, zapewniające bezpośrednie sterowanie wskaźników ze wspólną anodą.

Cztery wejścia informacyjne (w kodzie BCD) umożliwiają wyświetlanie wszystkich cyfr. Przykładowe wykorzystanie dekodera przedstawiono na rys. 2.13.



Rys. 2.13. Układ wyświetlania statycznego z wykorzystaniem dekodera 7447

Zastosowanie układu 7447 powoduje, że jeden wyświetlacz sterowany jest za pomocą czterech linii rejestru a więc 8-bitowe słowo obsługuje dwa wyświetlacze co wpływa korzystnie na wykorzystanie portów systemu mikroprocesorowego. Układ 7447 daje także możliwość sprzętowego wygaszania zera przez co nie jest konieczne realizowanie tego efektu programowo.

#### Wyświetlanie dynamiczne.

Innym sposobem wyświetlania informacji na wskaźnikach 7-segmentowych jest wyświetlanie dynamiczne, zwane też multipleksowanym. W wyświetlaniu dynamicznym w jednej chwili aktywny jest tylko jeden wyświetlacz zaś pozostałe są wygaszone. Proces wyświetlania polega na sekwencyjnym uaktywnianiu poszczególnych wskaźników. Wrażenie ciągłości świecenia uzyskuje się dzięki bezwładności ludzkiego oka, które szybko zmieniające się obrazy odbiera jako jeden ciągły. Przyjmuje się, że zmiany częstsze niż 25 zmian na sekundę nie są zauważane i dają efekt ciągłego obrazu.

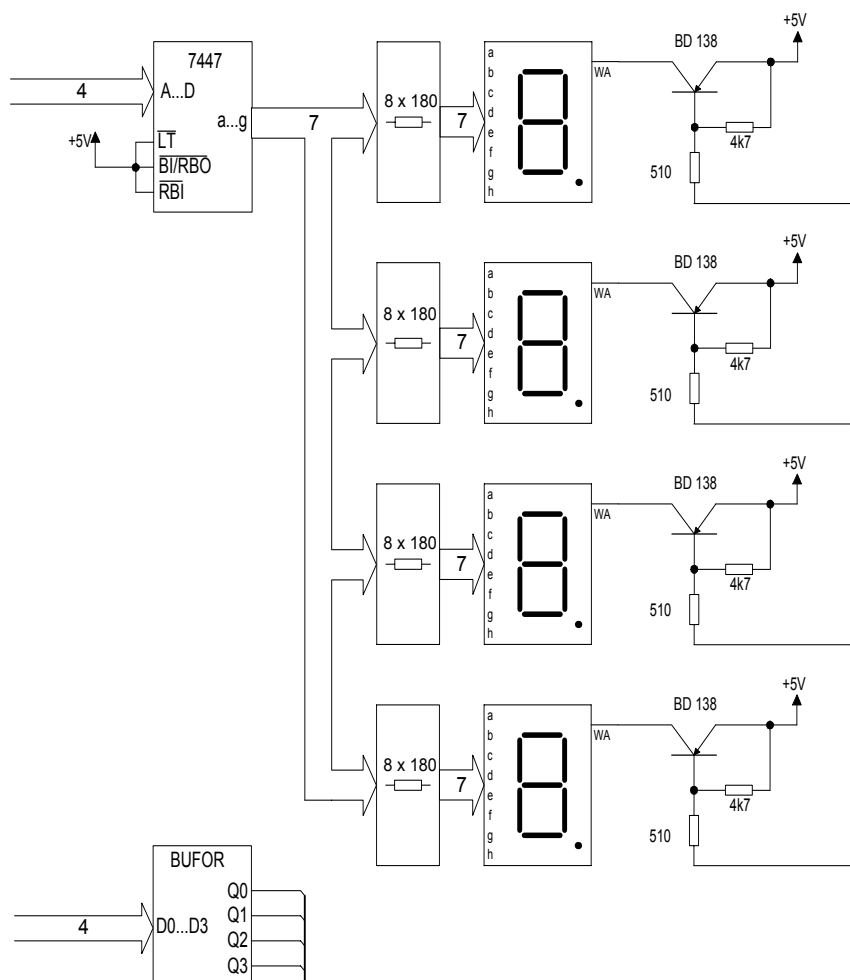
Czas uaktywniania wskaźnika zależy od przyjętej częstotliwości odświeżania  $f_0$  :

$$t_0 = \frac{1}{f_0 \cdot \text{liczba wierszy}}$$

W przypadku czterech wyświetlaczy wbudowanych w stanowisko przy częstotliwości 20Hz czas uaktywnienia jednego wskaźnika wynosi:

$$t_0 = 1/4 * 1/25\text{Hz} = 10 \text{ ms}$$

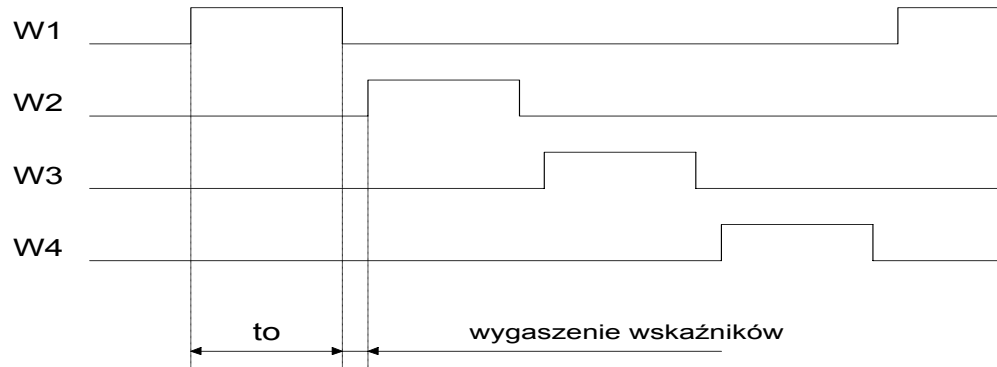
Ponieważ czas świecenia pojedynczego wskaźnika jest cztery razy krótszy od czasu świecenia wskaźnika przy wyświetlaniu statycznym dlatego wartość prądu sterującego wyświetlaczem powinna być cztery razy większa w porównaniu z wyświetlaniem statycznym. W przypadku modelu wyświetlaczy zastosowanego na stanowisku laboratoryjnym warunek ten nie jest całkowicie spełniony. Wyświetlacze mogą być użyte zarówno w konfiguracji wyświetlania statycznego jak i dynamicznego i ze względów bezpieczeństwa do wejść a...h dołączone są na stałe rezystory ograniczające, które zabezpieczają segmenty wskaźnika przy pracy statycznej. Ich występowanie przy wyświetlaniu dynamicznym spowoduje słabsze świecenie poszczególnych segmentów.



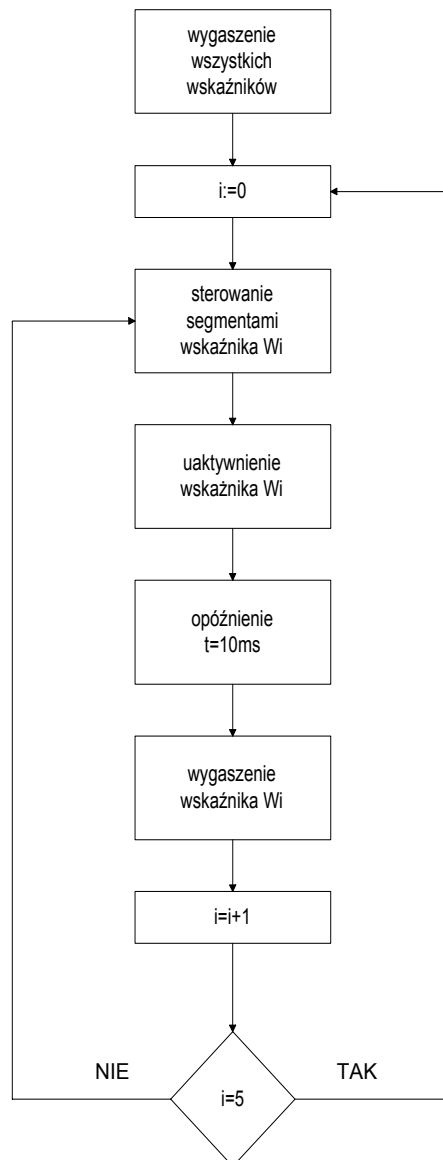
Rys. 2.14. Multipleksowy układ sterowania czterema wyświetlaczami.

Układ 7447 podobnie jak w poprzednim przykładzie zmniejsza zapotrzebowanie z ośmiu linii na cztery, które sterują segmentami. Pozostałe cztery linie wykorzystane są do uaktywniania

odpowiedniego wskaźnika (niskim stanem logicznym). Na rys. 2.15 przedstawiono przebiegi czasowe sterowania wyświetlaczami przy pracy dynamicznej. Każdy ze wskaźników jest aktywny przez czas  $t_0 \leq 10\text{ms}$ . Wskaźniki są wygaszane na czas wpisania nowych wartości do rejestrów sterujących wejściami informacyjnymi.



Rys 2.15. Przebiegi czasowe przy uaktywnianiu kolejnych wyświetlaczy

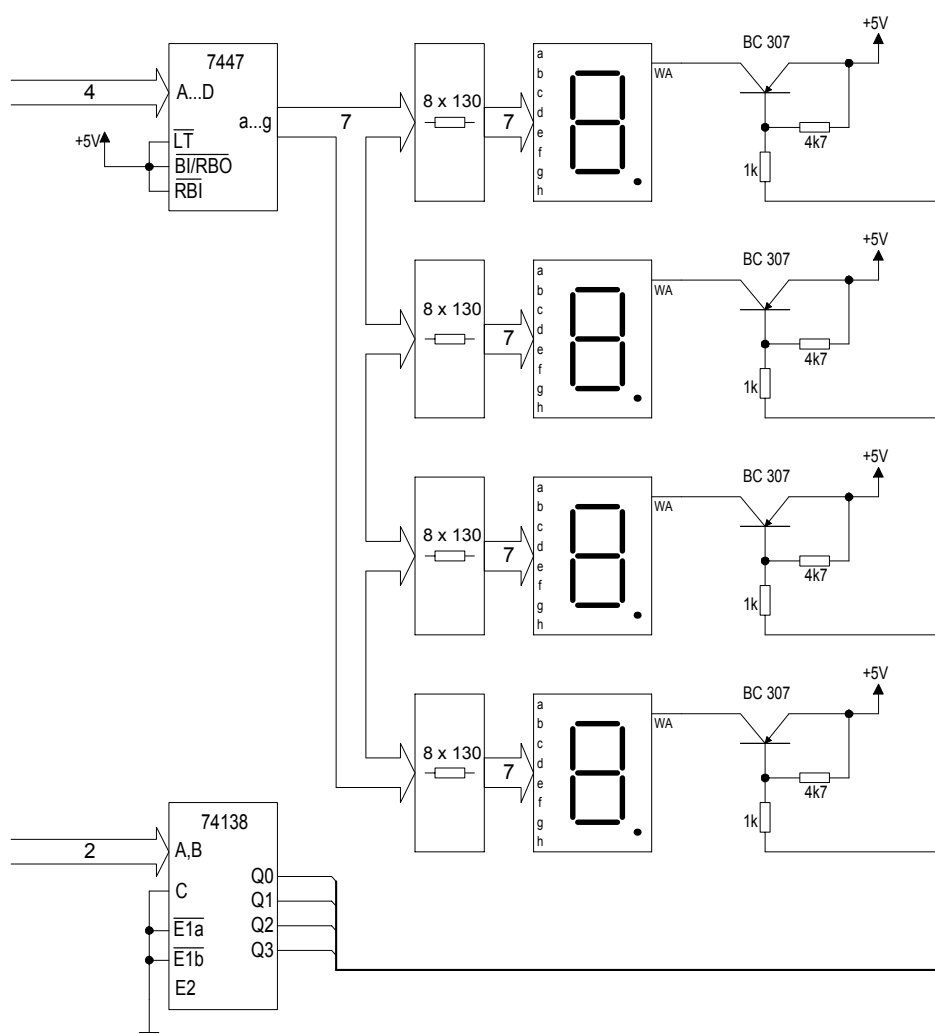




Schemat blokowy przedstawia kolejne etapy programu obsługi wyświetlania dynamicznego dla czterech wyświetlaczy 7-segmentowych.

Uaktywnianie poszczególnych wskaźników w przedstawionym układzie realizowane jest poprzez cztery linie sterujące W1...W4. Stan niski na jednej z tych linii uaktywnia odpowiadający mu wskaźnik, stan wysoki wygasza wskaźnik. Wskaźniki powinny być sterowane w taki sposób, że stan niski pojawia się tylko na jednej linii sterującej. Uaktywnienie poszczególnych wskaźników wymaga wpisania do rejestru wzmacniaczy buforowych logicznego zera na pozycji odpowiadającej sterowanemu wskaźnikowi (metoda krążącego zera).

Do uaktywniania wskaźników można wykorzystać dekodery/demultipleksery np. 74138. Układ pełni rolę dekodera trzybitowego kodu dwójkowego na kod 1z8. Liczba w kodzie dwójkowym określa na którym z ośmiu wyjść układu pojawi się stan niski i uaktywni określony wyświetlacz. Zaletą stosowania układu jest zmniejszenie linii sterujących anodami wyświetlaczy (rys. 2.16)



Rys. 2.16. Rozbudowa układu sterowania multipleksowego.

Do sterowania czterema wyjściami Q0...Q3 wykorzystano dwa wejścia dekodera A i B. Na wejście C podawany jest stan niski co redukuje układ 74138 do dekodera dwubitowego kodu dwójkowego na kod 1 z 4. Poprzez zwiększanie liczby w kodzie dwójkowym o jeden uzyskujemy niski stan na kolejnych wyjściach układu. Podprogram realizujący uaktywnianie

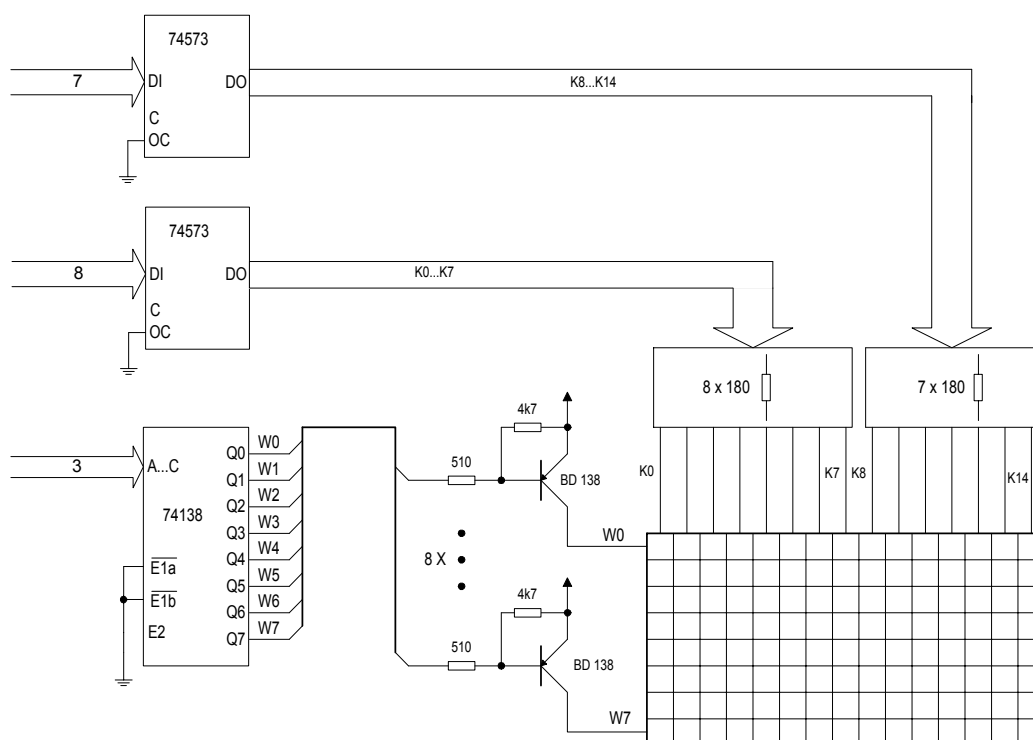
wskaźników powinien zwiększać wartość zapamiętywanego bajtu o jeden przy każdym kolejnym uaktywnianiu następnego wskaźnika. Dwa najmłodsze bity modyfikowanego słowa mogą być użyte do sterowania wejść A i B układu dekodera.

### 2.3.4 Wyświetlacze matrycowe

Wskaźniki matrycowe umożliwiają wyświetlanie praktycznie dowolnych znaków w obrębie pola matrycy diodowej. Na stanowisku laboratoryjnym zastosowano trzy wskaźniki matrycowe o organizacji 5×8 zgrupowane w pole 15×8 (120 punktów).

Specyficzna budowa wyświetlacza matrycowego powoduje, że pracuje on tylko w trybie wyświetlania dynamicznego.

Blok wyświetlaczy matrycowych jest dołączany do systemu mikroprocesorowego za pomocą 23 linii portów wyjściowych:



Rys. 2.17. Układ sterowania wyświetlaczem matrycowym

W trybie pracy dynamicznej do którego przystosowany jest wyświetlacz matrycowy zastosowano multipleksowanie wierszy wyświetlacza. W związku z tym w danej chwili uaktywniony jest tylko jeden z ośmiu wierszy matrycy. Do sterowania wierszy użyto dekodera 74138. Jedno z wyjść tego układu przyjmuje stan niski w zależności od liczby w kodzie dwójkowym podanej na wejścia A,B,C. Przy zwiększaniu o jeden tej liczby uaktywniane są kolejne wiersze W0...W7. Zaświecenie n-tej diody matrycy w uaktywnionym wierszu jest wynikiem pojawienia się stanu niskiego na odpowiadającej tej diodzie n-tej kolumnie. Sygnały sterujące wejść kolumn podane są przez układy 74573.

Przyporządkowanie wejść kolumn K0...K14 do bitów magistrali danych lub portów wyjściowych systemu mikroprocesorowego:

Bajt 1 zawierający bity sterujące wejściami K0...K7

K0	K1	K2	K3	K4	K5	K6	K7
D7	D6	D5	D4	D3	D2	D1	D0

Bajt 2 zawierający bity sterujące wejściami K8...K14

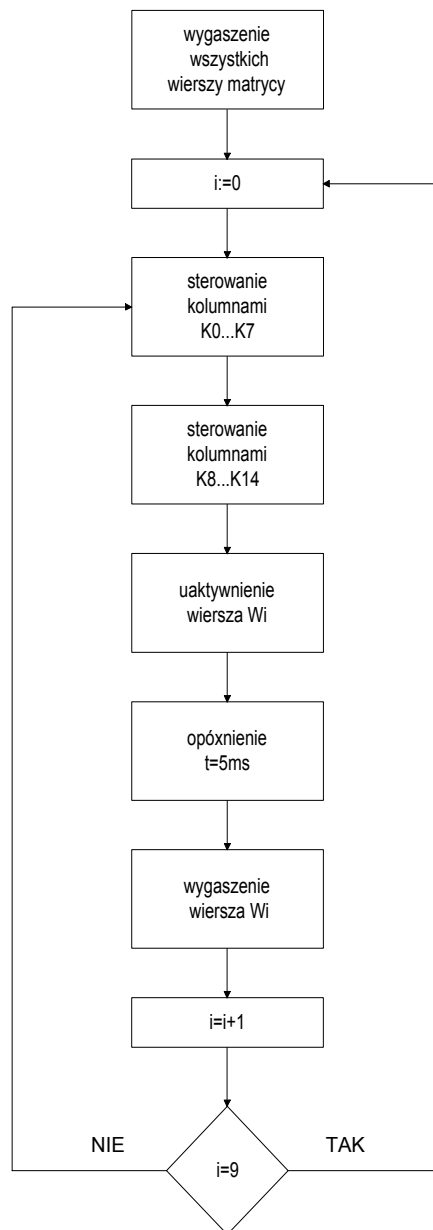
K14	K13	K12	K11	K10	K9	K8	---
D7	D6	D5	D4	D3	D2	D1	D0

Dzięki takiemu przyporządkowaniu wejść kolumn uzyskano bardziej naturalne odwzorowanie obrazu matrycy w stosunku do poszczególnych bitów. Kolejność ustawienia bitów w komórce pamięci lub rejestrze odpowiada usytuowaniu diod świecących wyświetlacza matrycowego i ułatwia proces projektowania wyświetlanych znaków. Bit D0 bajtu drugiego jest bitem niewykorzystywanym ze względu na organizację matrycy (15 kolumn).

Czas uaktywnienia wiersza  $t_m$  można obliczyć ze wzoru:

$$t_m = 1/8 * 1/25\text{Hz} = 5 \text{ ms}$$

Kolejne etapy dynamicznego sterowania wskaźnikiem matrycowym o organizacji 15x8:



Schemat blokowy procedury obsługi wyświetlacza matrycowego jest podobny jak w przypadku wyświetlacza 7-segmentowego.

### 3. Instrukcja obsługi

Stanowisko laboratoryjne współpracuje z dowolnym komputerem PC, na którym zainstalowano odpowiednie oprogramowanie i wyposażonym w złącze interfejsu szeregowego.

#### *Przygotowanie do pracy*

Przed przystąpieniem do pracy należy połączyć wyjście portu szeregowego komputera PC z wejściem RS stanowiska laboratoryjnego umieszczonym na tylnej części obudowy przy pomocy przewodu połączeniowego wchodzącego w skład wyposażenia stanowiska. **Ze względów bezpieczeństwa oraz z powodu możliwości uszkodzenia układów transmisyjnych komputera nakazuje się wykonanie połączenia przy wyłączonym zasilaniu.**

Niezbędne jest także zainstalowanie oprogramowania dołączonego na dyskietce.

#### *Konfigurowanie systemu mikroprocesorowego.*

Łączenie układów i elementów na płycie czołowej stanowiska odbywa się przy pomocy przewodów łączeniowych umieszczanych w pojedynczych gniazdach znajdujących się na płycie czołowej. **Konfiguracji sprzętowej układu dokonujemy przy wyłączonym zasilaniu urządzenia ze względu na możliwość jego uszkodzenia.**

Część wyprowadzeń sygnałów (porty, magistrale itp.) zostały zgrupowane w postaci zmodyfikowanych gniazd D-SUB 25 i D-SUB 50 zawierających 8 lub 16 wyprowadzeń. Do połączeń między tymi gniazdami przewidziano dodatkowe przewody łączeniowe ze złączami D-Sub. Dodatkowo konstrukcja tych gniazd umożliwia dostęp do poszczególnych wyprowadzeń przy pomocy pojedynczych przewodów montażowych. Do konfigurowania systemu przewidziano następujący zestaw elementów łączących:

- a) złącza D-Sub połączone kablem 8-żyłowym w ekranie:
  - pojedynczy kabel ze złączami D-Sub 25 od długości 50 cm (18 sztuk )
  - pojedynczy kabel ze złączami D-Sub 25 od długości 60 cm (2 sztuk )
  - pojedynczy kabel ze złączami D-Sub 25 od długości 100 cm (1 sztuka )
  - rozgałęziony kabel połączeniowy zakończony złączami D-Sub 25 z jednym wejściem i dwoma wyjściami (wykorzystywany do rozgałęzienia portu P0 mikrokontrolera )
  - kabel łączeniowy grupujący połówki adresu (2 ×D-Sub 25) w pełny adres magistrali adresowej (D-Sub 50)
  - rozgałęziony kabel połączeniowy zakończony złączami D-Sub 25 z jednym wejściem i czterema wyjściami
  - przejście z D-Sub 50 na 13 pojedynczych wtyków ułatwiające dostęp do linii magistrali adresowej wykonane z wykorzystaniem taśmy 13-przewodowej (2 sztuki)
- b) pojedyncze przewody łączeniowe o grubości 0,50 mm<sup>2</sup> zakończone wtykami
  - 50 przewodów o długości 50 cm
  - 20 przewodów o długości 25 cm
  - 20 przewodów o długości 80 cm

Po skonfigurowaniu układów na stanowisku i załączeniu zasilania (podświetlany wyłącznik na płycie stanowiska) urządzenie znajduje się w trybie pracy systemu mikroprocesorowego co sygnalizowane jest świeceniem zielonej diody sygnalizacyjnej (praca systemu). Układ symulatora pamięci EPROM oczekuje na przyjęcie bajtów programu z komputera PC.



### *Programowanie:*

Procedura tworzenia oprogramowania systemu sprowadza się do napisaniu programu w języku assembler (w postaci pliku z rozszerzeniem "asm"). Plik ten jest następnie zamieniany na plik binarny i automatycznie wysyłany przez złącze RS232 do pamięci programu stanowiska.

Przed wysłaniem pliku konieczne jest wcześniejsze ustawienie parametrów portu szeregowego komputera w celu przystosowania ich do parametrów transmisji zastosowanej w układzie symulatora EPROM.

Przyjęto następujące parametry transmisji:

- numer portu szeregowego (COM) - ustawiany w zależności od złącza, do którego dołączany jest przewód połączeniowy transmisji
- szybkość transmisji (w bodach) = 2400
- rodzaj bitu parzystości - brak
- liczba bitów stopu = 1 bit
- długość słowa = 8 bitów

Inicjowanie portu szeregowego wykonuje się jednorazowo uruchamiając plik `init_rs.bat` zawierający instrukcję:

```
mode com1: baud=24 parity=n data=8 stop=1
```

Domyślnie użyto portu `com1`. Korzystając z innego portu należy wprowadzić poprawki w pliku `init_rs.bat`.

Do przygotowania programu w języku assembler można wykorzystać program `t51.exe` (lub inny symulator np. `avsim51.exe`). W skład `t51.exe` wchodzi prosty edytor tekstu umożliwiający pisanie i edycję treści programu. Posiada także moduł symulatora pozwalający wstępnie przetestować napisany program i zlokalizować błędy w składni programu.

Przygotowany program `<nazwa_pliku.asm>` jest przetwarzany i wysyłany do symulatora EPROM przy pomocy pliku `start.bat` instrukcją:

```
start.bat <nazwa_pliku.asm>
```

W wyniku wykonania powyższej instrukcji odbywa się kompilacja pliku `<nazwa_pliku.asm>` i generowane są pliki `program.obj` i `program.lst`. Po zakończeniu procesu kompilacji na ekranie pojawia się komunikat informujący o wykryciu ewentualnych błędów w składni programu i użytkownik ma możliwość zrezygnowania z transmisji programu (Ctrl C). Naciśnięcie dowolnego klawisza rozpoczyna proces wysyłania programu do symulatora EPROM. Plik `program.obj` jest zamieniany programem `och.exe` na `program.hex` a następnie programem `h2b.exe` na `program.bin`.

Maksymalny rozmiar wysyłanego programu wynosi 8Kb i jest ograniczona zastosowaną pamięcią RAM w symulatorze pamięci. Pliki o większych rozmiarach nie będą wysyłane (pojawia się komunikat „Rozmiar pliku większy od 8Kb”).

Do pliku `program.bin` dołączane są trzy dodatkowe bajty (dwa pierwsze bajty-długość pliku, ostatni bajt-suma kontrolna wszystkich wysyłanych bajtów) i tak zmodyfikowany plik jest automatycznie wysyłany do złącza RS232 instrukcją:

```
copy /b plik_wy.bin com1
```

Jest on odbierany przez układ symulatora pamięci EPROM wchodzącego w skład stanowiska laboratoryjnego. Podobnie jak w przypadku pliku `int_rs.bat` należy wprowadzić ewentualną zmianę nazwy portu powyższej instrukcji w pliku `start.bat` przy niewykorzystywaniu portu `com1`.

Transmisja programu z komputera do układu symulatora stanowiska sygnalizowana jest świeceniem diody czerwonej (transmisja programu) przy zgaszonej diodzie zielonej (praca systemu).

Po zakończeniu transmisji użytkownik ma dostęp do wszystkich plików powstałych w kolejnych krokach modyfikacji pliku źródłowego.

Przeładowywanie pamięci EPROM inicjowane jest z poziomu komputera PC i może odbywać się w dowolnym momencie pracy systemu mikroprocesorowego stanowiska laboratoryjnego. W trakcie transmisji programu mikroprocesor 8031 wchodzący w skład stanowiska jest zerowany (stan wysoki na wejściu RESET) co zapewnia rozpoczęcie wykonywania rozkazów od zerowej komórki pamięci. Niezależnie od tego użytkownik ma dostęp do przycisku RESET restartującego system podczas jego pracy.

Podczas ładowania programu zaświecenie diody żółtej (błąd transmisji) oznacza wykrycie błędu kontroli parzystości i przekłamanie przesyłanej informacji. Może to np. oznaczać przerwy na połączeniu komputer - symulator. Sytuacja taka wymaga ponownej transmisji programu z komputera po usunięciu uszkodzenia (mikroprocesor systemu jest utrzymywany w stanie RESET do momentu ponownego przesłania danych).

## 4. Opis ćwiczenia laboratoryjnego

### 4.1 Cel ćwiczenia

Celem ćwiczenia jest zaprojektowanie systemu mikroprocesorowego realizującego określone wcześniej zadania. Sprowadza się to zarówno do konfiguracji sprzętowej bazującej na układach i elementach wchodzących w skład stanowiska jak również na oprogramowaniu i uruchomienie systemu. Dostęp do prawie wszystkich wyprowadzeń poszczególnych układów umożliwia dużą swobodę połączeń oraz stopniowanie złożoności budowanych systemów.

### 4.2 Propozycje zadań

*Klawiatura:*

- wykrycie naciśnięcia przycisku
- likwidacja skutków drgań styków przycisku przy jego naciskaniu i zwalnianiu
- zidentyfikowanie przycisku który został naciśnięty
- oczekiwanie na zwolnienie przycisku
- analiza który z przycisków powinien być uwzględniany w przypadku jednoczesnego naciśnięcia większej ilości klawiszy

przy zastosowaniu metody przeszukiwania oraz z wykorzystaniem przerwania.

*Wskaźniki diodowe:*

- a) sterowanie poszczególnymi diodami wchodzącymi w skład linijki diodowej (np. krążące zero)
- b) bezpośrednio z portu P1
  - z wykorzystaniem rejestrów zatraskowych dołączanych do magistrali danych
  - za pośrednictwem portów układu 8255

*Wskaźniki siedmiosegmentowe:*

- a) układ w trybie wyświetlania statycznego realizujący odliczanie czasu [minuty / sekundy / 0,1 sekundy] (tzw. stoper)
  - z wykorzystaniem układu klawiatury do zatrzymywania, wznowiania i zerowania odliczania
  - układ w trybie wyświetlania dynamicznego realizujący funkcję zegara [godziny / minuty] z wykorzystaniem układu 74138 do sterowania anodami wskaźników
  - wykorzystanie układu klawiatury do ustawiania aktualnej godziny

*Wskaźniki matrycowe (tryb wyświetlania dynamicznego)*

- wyświetlanie nieruchomej grafiki w polu matrycy
- obserwacja zmian jasności świecenia diod matrycy przy zmianach czasu multipleksowania wierszy
- realizacja grafiki ruchomej (np. płynący napis)
- wykorzystanie bloków pamięci RAM do przechowywania aktualnie wyświetlanego obrazu
- wykorzystanie klawiatury do zatrzymania przesuwanego się obrazu lub zmiany kierunku przesuwu.